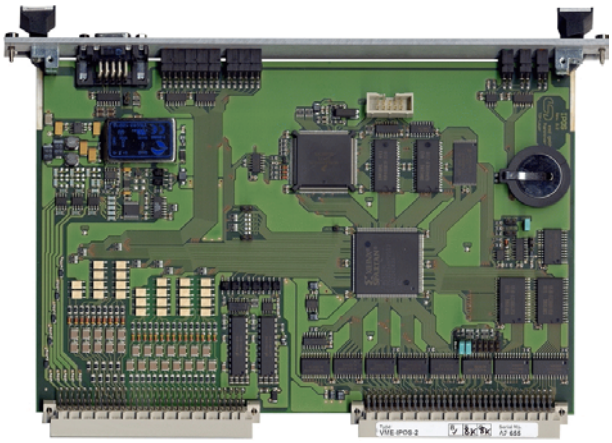
VME-IPOS-2

Lageregler für 5 Achsen



Hardware-Handbuch

zu Produkt V.1810.25

esd electronic system design gmbh
Vahrenwalder Str. 207 • 30165 Hannover • Germany
www.esd-electronics.com • Fax: 0511/37 29 8-68
Phone: 0511/37 29 80 • International: +49-5 11-37 29 80

Der Inhalt dieses Handbuches wurde mit größter Sorgfalt erarbeitet und geprüft. **esd** übernimmt jedoch keine Verantwortung für Schäden, die aus Fehlern in der Dokumentation resultieren könnten. Insbesondere Beschreibungen und technische Daten sind keine zugesicherten Eigenschaften im rechtlichen Sinne.

esd hat das Recht, Änderungen am beschriebenen Produkt oder an der Dokumentation ohne vorherige Ankündigung vorzunehmen, wenn sie aus Gründen der Zuverlässigkeit oder Qualitätssicherung vorgenommen werden oder dem technischen Fortschritt dienen.

Sämtliche Rechte an der Dokumentation liegen bei **esd**. Die Weitergabe an Dritte und Vervielfältigung jeder Art, auch auszugsweise, sind nur mit schriftlicher Genehmigung durch **esd** gestattet.

esd electronic system design gmbh
Vahrenwalder Str. 207
30165 Hannover

Tel.: 0511/372 98-0
FAX : 0511/372 98-68
E-Mail: info@esd.electronics.com
Internet: www.esd-electronics.com

Dokument-Datei:	I:\texte\Doku\MANUALS\VME\IPOS\IPOS2_10H.ma9
Datum des Ausdrucks:	29.12.2006

Platinenversion:	2.2

Änderungen in den Kapiteln

Die hier aufgeführten Änderungen im Dokument betreffen sowohl Änderungen in der Hardware als auch reine Änderungen in der Beschreibung der Sachverhalte.

Die VME-IPOS-2 bleibt jedoch Software- und Funktions-kompatibel zur VME-IPOS-1 und ist somit ohne Hardware- oder Software-Anpassung 1:1 austauschbar!

<table>
<tr><th>Kapitel</th><th>Änderungen gegenüber Handbuch VME-IPOS Version 1.3
(und somit auch gegenüber VME-IPOS-Platinenversion 1.1)</th></tr>
<tr><td>-</td><td>neuer CPU-Typ 68331/25 MHz</td></tr>
<tr><td>2.3</td><td>FPGA ersetzt CIO Z8536 und UPP 63140</td></tr>
<tr><td>3.</td><td>Löt- und Steckbrücken komplett neu organisiert und mit neuen Namen versehen.
Keine Lötbrücken mehr auf der Platinenunterseite.
<table>
<tr><th>Früher (VME-IPOS-1)</th><th>Jetzt (VME-IPOS-2)</th><th>Funktion</th></tr>
<tr><td>nicht vorhanden</td><td>J222 (Jumper)</td><td>Watchdog-Zeit</td></tr>
<tr><td>nicht vorhanden</td><td>T220 (Jumper)</td><td>Batterie-Anschluss</td></tr>
<tr><td>nicht vorhanden</td><td>J250A (Jumper)</td><td>Konfiguration</td></tr>
<tr><td>S1 (Jumper)</td><td>J221 (Jumper)</td><td>Reset-Taster</td></tr>
<tr><td>S2 (Jumper)</td><td>J160 (Jumper)</td><td>SYSFAIL an VMEbus</td></tr>
<tr><td>J101 (Lötbrücke)</td><td>J220 (Jumper)</td><td>Watchdog-Freigabe</td></tr>
<tr><td>J110 (Jumper)</td><td>J250 (Jumper)</td><td>Multiplex-Mode</td></tr>
<tr><td>nicht vorhanden</td><td>J250A (Jumper)</td><td>Counter Disable Mode</td></tr>
<tr><td>J120 (Jumper)</td><td>J300 (Jumper)</td><td>Baudrate</td></tr>
<tr><td>J130 (Lötbrücke)</td><td>LB170 (Lötbrücke)</td><td>Watchdog an VMEbus-Reset</td></tr>
<tr><td>BR201 (Jumper)</td><td>J110 (Jumper)</td><td>VMEbus-Adressen</td></tr>
<tr><td>J111...J115 (Lötbrücken)</td><td>LB251...LB255 (Lötbrücken)</td><td>Lageregler-Verriegelung</td></tr>
</table></td></tr>
<tr><td>5.1</td><td>Lokale Interrupt-Schaltung geändert.</td></tr>
<tr><td>5.2</td><td>Akku zur Pufferung der SRAM- und RTC-Versorgung gegen Batterie ersetzt.</td></tr>
<tr><td>5.5</td><td>Bauteilbezeichnungen geändert</td></tr>
<tr><td>5.6.2</td><td>Transil-Dioden an den analogen Ausgängen sind entfallen.</td></tr>
<tr><td>6.3</td><td>Zweite serielle Schnittstelle ist durch Debug-Port ersetzt worden.</td></tr>
</table>

Weitere technische Änderungen vorbehalten.

Diese Seite ist bewusst unbedruckt.

Inhalt

1. Übersicht 3
1.1 Blockschaltbild 3

2. Zusammenfassung der technischen Daten 5
2.1 Allgemeine technische Daten 5
2.2 Mikroprozessor-Baugruppen 6
2.3 FPGA 6
2.4 Digitale Ausgänge (Freigabe-Ausgänge) 7
2.5 Digitale Eingänge 8
2.5.1 Inkremental-Encoder-Eingänge 8
2.5.2 Endschalter-Eingänge 9
2.6 Analoge Ausgänge 10
2.7 Echtzeit-Software 10
2.8 Bestellhinweise 11

3. Platinenansicht und Konfigurationssteckbrücken 12
3.1 Default-Einstellung der Brücken 13
3.2 Beschreibung der Brücken 14
3.2.1 Festlegung der Basisadresse und der Address Modifier über J110 14
3.2.2 Mode-Umschaltung “MODE” (J250) 15
3.2.3 Counter Disable Mode “CONF” (J250A) 15
3.2.4 Baudrate der seriellen Schnittstelle “BRATE” (J300) 16
3.2.5 Freigabe des SYSFAIL-Ausgangs auf den VMEbus “SFL” (J160) 16
3.2.6 Deaktivierung des Watchdog “WD dis.” (J220) 16
3.2.7 Einstellung der Watchdog-Zeit (J222) 16
3.2.8 Watchdog-RESET auf VMEbus-RESET (LB170) 17
3.2.9 Konfigurationslötbrücken “F1...F5” (LB251...LB255) 18
3.2.10 Standby-Batterie-Anschluss “IBAT” (T220) 19

4. Adressbelegung 20

5. Beschreibung der Baugruppen 21
5.1 Interrupt-Verarbeitung 21
5.1.1 Belegung der lokalen Prozessor-Interrupts 21
5.1.1.1 Belegung der Interrupt-Eingänge der CPU 68331 21
5.1.1.2 Interrupt-Level und Vektoren 21
5.1.2 VMEbus-Slave-Interrupt-Logik 22
5.1.2.1 Erzeugung eines VMEbus-Interrupts 22
5.1.2.2 Erzeugung eines lokalen Interrupts vom VMEbus aus (MAILIRQ) 22
5.2 Batterie-Pufferung 23
5.3 Watchdog-Schaltung 24
5.4 Erzeugung eines lokalen RESET vom VMEbus aus (Software-RESET) 24
5.5 Beschreibung der I/Os 25
5.5.1 Eingangsschaltungen 25
5.5.1.1 Endschalter-Eingänge (E00, E01,...E41) 25
5.5.1.2 Inkremental-Encoder-Eingänge der Lageregler (S00-, S01+,...S42+) 26
5.6 Ausgangsschaltungen 27
5.6.1 Digitale 24 V-Ausgänge (AE0, AE1,...AE4) 27

5.6.2 Analoge Ausgänge (AOUT0, AOUT2,...AOUT4) 29

6. Steckerbelegung 30
6.1 VMEbus 30
6.1.1 VMEbus-Signale auf P1 30
6.1.2 I/O-Stecker P2 31
6.1.3 Bedeutung der Signale auf P2 32
6.2 Serielle Schnittstelle auf P3 33
6.3 Debug-Port auf X300 34
6.4 RESET-Taster-Anschluss “RESET” (J221) 34

7. Frontplatte mit Beschreibung der LEDs 35

1. Übersicht

1.1 Blockschaltbild

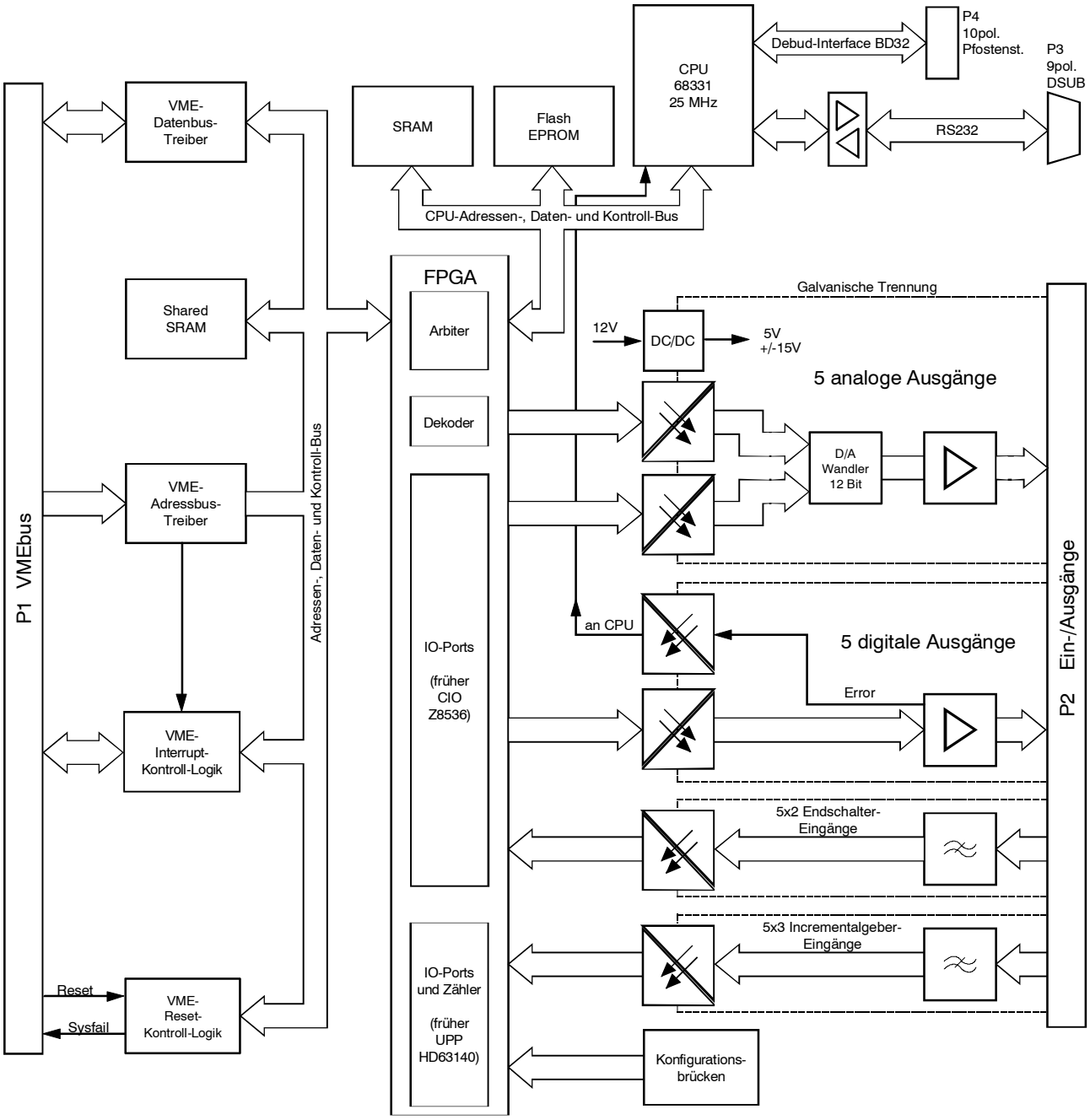


Abb. 1: Blockschaltbild des VME-IPOS-2

Übersicht

Der **VME-IPOS-2** ist für **Positionier-Antriebe** mit Servoverstärkern geeignet. **Vollständige galvanische Trennung** zum Prozess, **rückseitige Verdrahtung**, **eigene Spannungsversorgung mit DC/DC-Wandlern** und LED-Anzeigen auf der Frontplatte sind **für industriellen Einsatz ausgelegt**.

Steuer- und Test-Software ist **serienmäßig** im Flash-EPROM verfügbar. Die **Bedienung** erfolgt **über den VMEbus** oder ein **serielles Terminal**.

2. Zusammenfassung der technischen Daten

2.1 Allgemeine technische Daten

VMEbus-Interface	IEEE 1014 / C.1
Data-Transfermode	SD16 - Slave mit A24/D16-Zugriff
Temperaturbereich	max. zulässige Umgebungstemperatur: 0...50 ˚C
Luftfeuchtigkeit	max. 90%, nicht kondensierend
Steckverbinder	P1 - DIN 41612-C96 (VMEbus) P2 - DIN 41612-C64 (Prozess-I/Os) P3 - DSUB9/Buchse (Serielle Schnittstelle) X300 - 10poliger Pfostenstecker (Debug-Port) J221 - 2polige Pfostenleiste (optionaler RESET-Taster-Anschluss)
Größe der Platine	160 mm x 233 mm
Einschubformat	6 HE hoch / 4 TE breit
Gewicht	ca. 300 g
Spannungsversorgung	VMEbus P1: 5 V ±5% / 400 A VMEbus P1: +12V ±5% / 200 mA Ausgänge P2: 24 V / I = lastabhängig Analogspannungen ±15 VDC und +5 VDC mit DC/DC-Wandler aus +12 V (VME) erzeugt

2.2 Mikroprozessor-Baugruppen

CPU	16 / 32 Bit - µController MC68331 / 25 MHz
CPU-SRAM	1 MByte
Shared-SRAM	256 kByte, batteriegepuffert
Flash-EPROM	1 MByte
Real Time Clock	RTC72423, batteriegepuffert
Watchdog	MAX691
Interrupts	Interrupts auf VMEbus, Level programmierbar, Interrupt-Handler für Mailbox-Interrupts vom VMEbus
Serielle Schnittstellen	eine serielle Schnittstelle RS232C / 1200 Baud bis 38,4 kbaud

2.3 FPGA

Das FPGA übernimmt die Funktionen, die auf dem VME-IPOS-1 vom UPP 63140 und der CIO Z8536 realisiert worden sind. Das FPGA bildet dabei nur die Funktionalitäten des UPP 63140 nach, die für die Lagereglung notwendig sind.

Funktionen	- lokaler Datenbus-Arbiter - D/A-Wandler-Ansteuerung - Auswertung der Konfigurationsbrücken - IO-Ports - Zähler
Konfigurations-brücken	5 Lötbrücken zur Verriegelung der Lagereglerkanäle und eine Steckbrücke zur Auswahl des Multiplexer-Modes (Mode-Beschreibung siehe Software-Handbuch)

2.4 Digitale Ausgänge (Freigabe-Ausgänge)

Anzahl	5
Treiberbaustein	LMD18400
Versorgungsspannung der Ausgangsschaltung	zulässiger Spannungsbereich: U_{VCC} = 6 VDC...30 VDC Nennwert : U_{VCC} = 24 VDC
Belastbarkeit	Kanal 1...3: Nennstrom/Kanal (24 V/50 ˚C): I_{NENN} = 0,6 A Kanal 4 + 5: Nennstrom/Kanal (24 V/50 ˚C): I_{NENN} = 0,3 A max. Strom/Platine (24 V): I_{MAXP} = 2.0 A (nach VMEbus-Spezifikation) max. Strom/Kanal (24 V): Begrenzt durch Überlastschutz der LMD18400.
Signalpegel der Ausgänge	U_{AUS} < 0,5 V bei 10 mA Laststrom U_{EIN} > U_{VCC} - 2 V (bei I_{NENN}) U_{AUS} < 2,5 V (Ausgang nicht geschaltet, nur mit internem Lastwiderstand 3,9 kΩ belastet)
Schutzschaltungen	Kurzschlussschutz und Übertemperaturschutz: Elektronisch mit Abschaltung der Ausgänge, Überspannungsschutz (Auslösung ab U_{VCC} > 32 V...35 V), Verpolungsschutz für Versorgungsspannung der Ausgangstreiber
Statusmeldungen	Meldung im Fehlerfall: Ausgang kurzgeschlossen, Betriebstemperatur zu hoch, Versorgungsspannung zu hoch
Schaltverhalten	Anstiegszeit (0 -► 1, 50%): ca. 5 µs Abfallzeit (1 -► 0): < 1 µs Schaltfrequenz (bei ohmscher Last): max. 50 kHz
LED-Anzeige	5 gelbe LEDs für den Ausgangsstatus (O1...O5), 1 gelbe LED zur Fehler-Anzeige (E)
Galvanische Trennung	Ausgangsschaltung über Optokoppler von VMEbus-Potential und den anderen I/O-Baugruppen getrennt, Bezugsspannung gegenüber VMEbus-Potential nach VDE 0110b §8, Isolationsgruppe C: 300 VDC / 250 VAC
Ansteuerung	über FPGA

Übersicht

2.5 Digitale Eingänge

2.5.1 Inkremental-Encoder-Eingänge

Anzahl	5 Encoder Eingänge mit je einem Index-Eingang (= 15 digitale Eingänge)
Anschluss	differentiell
Nennspannung	U_{NENN} = 24 V
Eingangsspannungs-bereich	$U_{MIN} \geq$ - 5 V (statisch, absolute $U_{MAX} \leq$ + 30 V Maximalwerte bei 20 ˚C)
Schaltschwellen	Eingang = ‘0’: -5 V $\leq U_{AUS} \leq$ 9 V Eingang = ‘1’: 15 V $\leq U_{EIN} \leq$ 30 V
Eingangsstrom	Eingang = ‘1’: $I_{EIN} \approx$ 10 mA (typisch, bei U_{EIN} = 24 V)
Eingangstiefpass	$f_G \approx$ 10 kHz
Galvanische Trennung	Eingangsschaltung über Optokoppler von VMEbus-Potential und den anderen I/O-Baugruppen getrennt, Bezugsspannung gegenüber VMEbus-Potential nach VDE 0110b §8, Isolationsgruppe C: 300 VDC / 250 VAC
Auswertung	über FPGA

2.5.2 Endschalter-Eingänge

Anzahl	10
Anschluss	single ended, gemeinsame Bezugsspannung: U_{GNDAE} = 0 V
Nennspannung	U_{NENN} = 24 V
Eingangsspannungs-bereich	$U_{MIN} \geq$ - 5 V (statisch, absolute $U_{MAX} \leq$ + 30 V Maximalwerte bei 20 ˚C)
Schaltschwellen	Eingang = ‘0’: -5 V $\leq U_{AUS} \leq$ 9 V Eingang = ‘1’: 15 V $\leq U_{EIN} \leq$ 30 V
Eingangsstrom	Eingang = ‘1’: $I_{EIN} \approx$ 10 mA (typisch, bei U_{EIN} = 24 V)
Eingangstiefpass	$f_G \approx$ 10 kHz
Galvanische Trennung	Eingangsschaltung über Optokoppler von VMEbus-Potential und den anderen I/O-Baugruppen getrennt, Bezugsspannung gegenüber VMEbus-Potential nach VDE 0110b §8, Isolationsgruppe C: 300 VDC / 250 VAC
Auswertung	über FPGA

2.6 Analoge Ausgänge

Anzahl	5
D/A-Wandler	MAX525 / MAX5352
Ausgangsspannungs-bereich	±10 V
Bürde	$R_L \geq 600\ \Omega$
Anschlusstechnik	2-Leiter
Auflösung	12 Bit
Linearität und Genauigkeit	≤ ±8 LSB $\Delta U \leq 20$ mV
Galvanische Trennung	D/A-Wandler und Ausgangsschaltung über digitale Isolatoren von VMEbus-Potential und den anderen I/O-Baugruppen getrennt, Bezugsspannung gegenüber VMEbus-Potential nach VDE 0110b §8, Isolationsgruppe C: 300 VDC / 250 VAC

2.7 Echtzeit-Software

- **Umfangreiche Firmware** standardmäßig
- **Echtzeit/Multitasking**-Betriebssystem RTOS-UH
- **Einfache Programmierung** über **VMEbus** - Kommando-Kanäle oder über serielle Schnittstelle (**Terminal/Host**)
- **Datensicherung** mit CRC-Check
- **Referenzmarken**/Endschalter/Testfunktionen
- Eingebaute **Test- und Diagnose**-Routinen

Die Software wird in einem eigenen Handbuch beschrieben.

2.8 Bestellhinweise

Typ	Eigenschaften	Bestell-Nr.
VME-IPOS-2	Lageregler für 5 Achsen incl. Firmware	V.1810.25
VME-IPOS-2-MD	Anwenderhandbuch in deutsch *1)	M.1810.20
VME-IPOS-2-ENG	Engineering Manual in englisch *2) Inhalt: Schaltpläne, Bauteilpositionen, Datenblätter wichtiger Bauteile	M.1810.25

*1) Werden diese Handbücher gemeinsam mit dem Produkt bestellt, so werden sie kostenlos mitgeliefert.
*2) Für dieses Handbuch wird eine Schutzgebühr erhoben.

3. Platinenansicht und Konfigurationssteckbrücken

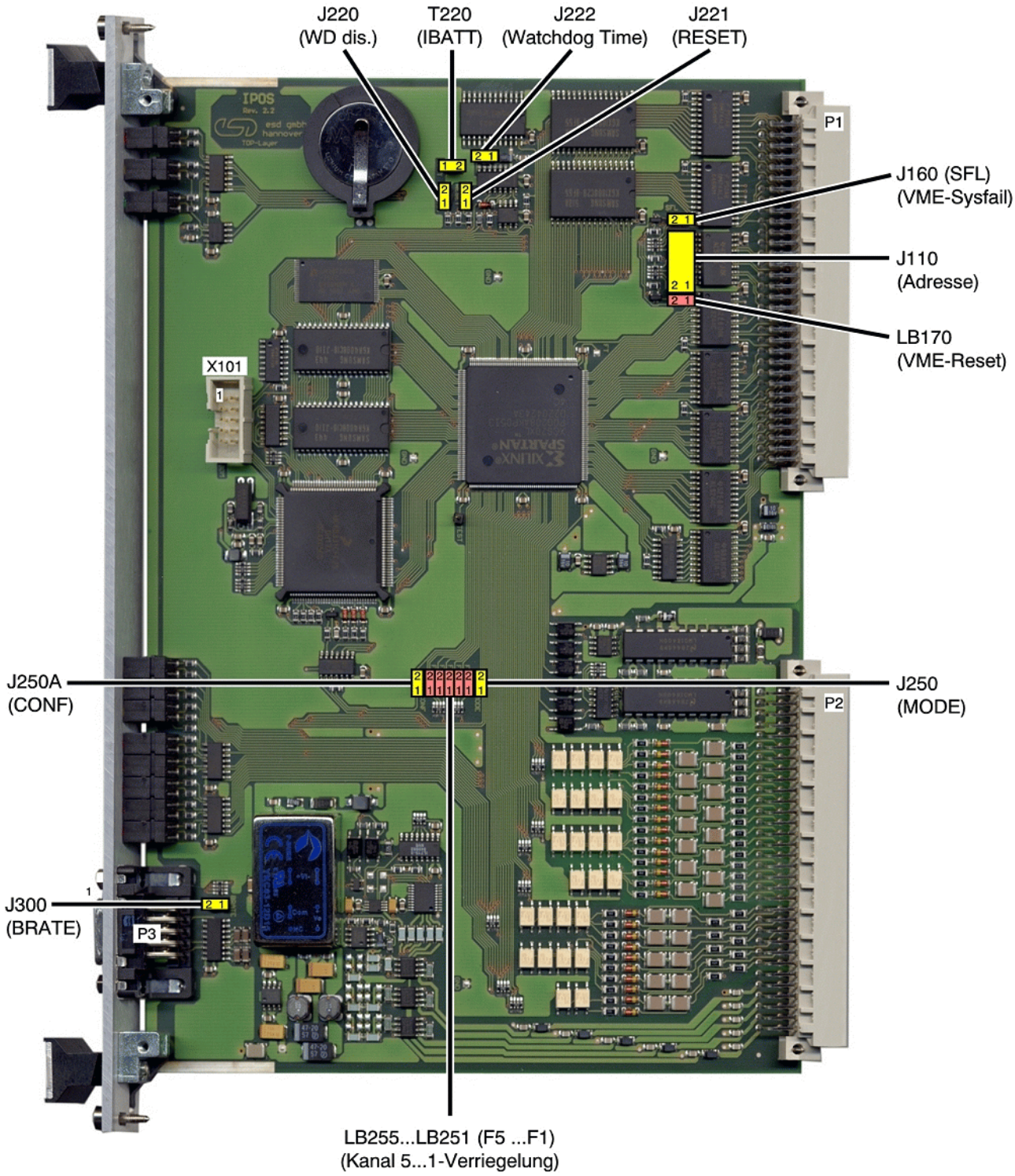
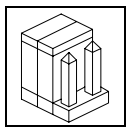


Abb. 2: Position der Steck- und Lötbrücken



3.1 Default-Einstellung der Brücken

Die jeweilige Default-Einstellung bei Auslieferung der Karte ist in die folgende Tabelle eingetragen. Die Anordnung der Steckbrücken kann Abbildung 2 entnommen werden. Die Steckbrücken sind in den anschließenden Beschreibungen so dargestellt, wie sie der Anwender sieht, wenn er die Platine mit den VMEbus-Steckern nach rechts vor sich liegen hat.

Steckbrücke	Funktion	Einstellung
J110	Adressen A20...A23 und AM4 und AM5	VME-Basisadresse: `$C00000`, alle A24-Standard-Zugriffe zugelassen
J160	SYSFAIL an VMEbus	offen, d.h. das lokale SYSFAIL wird nicht an den VMEbus weitergegeben
J220	Deaktivierung des Watchdogs	Brücke offen, d.h. Watchdog ist aktiv
J221	Anschluss für optionalen Reset-Taster	Brücke offen, d.h. RESET nicht aktiv
J222	Watchdog-Zeit einstellen	offen, d.h. Watchdog-Zeit beträgt 1,6 s
J250	Auswahl des Multiplexer-Modes	offen, d.h. der IMC5-kompatible Mode (5 analoge Ausgänge werden genutzt) ist ausgewählt
J250A	Konfigurationsbrücke “CONF”	Counter Disable Mode (default = Steckbrücke offen)
J300	Baudrate der seriellen Schnittstelle	offen, d.h. die serielle Schnittstelle wird mit 9600 Baud betrieben
T220	Standby-Batterie-Anschluss	gesteckt, d.h. die Standby-Batterie ist angeschlossen

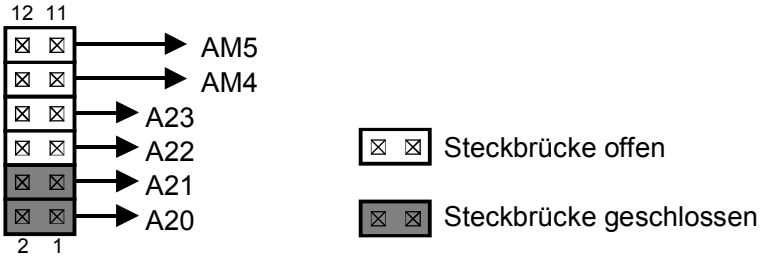
Lötbrücke	Funktion	Einstellung
LB170	Watchdog-RESET auf VMEbus-RESET	gesetzt, d.h. wenn der Watchdog einen RESET auslöst, wird auch das VMEbus-RESET-Signal aktiviert
LB251... LB255	Verriegelung der Lageregler-Kanäle 1 bis 5	offen, d.h. alle 5 Kanäle sind freigegeben

Tabelle 1: Stellung der Brücken bei Auslieferung der Karte

3.2 Beschreibung der Brücken

3.2.1 Festlegung der Basisadresse und der Address Modifier über J110

Steckbrücke offen: Signal als ‘HIGH’ dekodiert
Steckbrücke gesetzt: Signal als ‘LOW’ dekodiert



Dargestelltes Beispiel:
Default-Einstellung bei Auslieferung der Karte -
Basisadresse $C00000, AM4 = 1, AM5 = 1 (‘Standard’-Zugriffe)

Der VME-IPOS-2 wertet die Address Modifier AM0...AM3 nicht aus. Es ergeben sich folgende über die Steckbrücke einstellbaren Zugriffsarten über den VMEbus:

Address Modifier			zugelassene VMEbus Zugriffsarten
AM5	AM4	AM3...AM0	
(0)	(0)	don’t care	Die Auswahl der ‘Extended’-Zugriffsarten (A32) ist zwar möglich, doch werden diese Zugriffe vom VME-IPOS-2 nicht unterstützt! $0E - Extended Supervisory Program Access $0D - Extended Supervisory Data Access $0A - Extended Non-Privileged Program Access $09 - Extended Non-Privileged Data Access
0	1		Anwender-definierbare Zugriffsarten (A24) sind möglich.
(1)	(0)		Die Auswahl der ‘Short’-Zugriffsarten (A16) ist zwar möglich, doch werden diese Zugriffe vom VME-IPOS-2 nicht unterstützt! $2D - Short Supervisory Access $29 - Short Non-Privileged Access
1	**1**		Alle ‘Standard’-Zugriffsarten (A24), z.B.: $3E - Standard Supervisory Program Access $3D - Standard Supervisory Data Access $3A - Standard Non-Privileged Program Access $39 - Standard Non-Privileged Data Access sind möglich.

Tabelle 2: Auswahl der VMEbus-Zugriffe über Address Modifier

3.2.2 Mode-Umschaltung “MODE” (J250)

Die Steckbrücke J250 wird zur Umschaltung zwischen dem IMC5-kompatiblen Mode und dem Multiplexer-Mode genutzt. Im IMC5-kompatiblen Mode sind die Stellgrößenausgänge (analoge Ausgänge) der fünf Lagereglerkanäle vollständig nutzbar. Beim Multiplexer-Mode werden die Stellgrößen nacheinander auf einem Kanal ausgegeben. Eine ausführliche Beschreibung dieses Modes findet sich im Software-Handbuch des VME-IPOS-2.

Ist die Steckbrücke nicht gesetzt, so ist der IMC5-kompatible Mode ausgewählt (Standardeinstellung). Bei gesetztem Jumper ist der Multiplexer-Mode aktiv.

Der Mode kann auch über die Firmware konfiguriert werden. Die Konfiguration per Software ist der Steckbrückenstellung übergeordnet.

Standardeinstellung: Steckbrücke offen, d.h. IMC5-kompatibler Mode

3.2.3 Counter Disable Mode “CONF” (J250A)

Die zweipolige Steckbrücke J250A wird über das FPGA ausgewertet. Sie kann zwei logische Zustände kodieren und wird für die Aktivierung des “Counter Disable Modes” verwendet:

Ist die Steckbrücke CONF offen, so werden die Lötbrücken zur Kanal-Verriegelung F1...F5 (LB251...LB255), wie in Kapitel 3.2.9 beschrieben, ausgewertet.

Ist die Steckbrücke CONF gesetzt, ergibt sich für die Lötbrücken F1...F5 (LB251... LB255) eine geänderte Funktionalität. Die Kanäle sind jetzt immer freigegeben. F1...F5 werden gemeinsam mit den Freigabeausgängen AE0...AE4 ausgewertet:
Ist die Lötbrücke eines Kanals gesetzt und wird der dem Kanal zugeordnete Freigabenausgang auf AUS gesetzt, so wird der Zählerstand des dem Kanal zugeordneten Counters “eingefroren”.

Jumper CONF	Lötbrücke F1...F5	Freigabeausgang AE0...AE4	Lagereglerkanal	Counter des Kanals
offen	offen	beliebig	Kanal Fx freigegeben	kein Einfluss auf Counter
offen	gesetzt		Kanal Fx verriegelt	
gesetzt	offen	beliebig	alle Kanäle freigegeben	Counter x freigegeben
gesetzt	gesetzt	EIN		Counter x freigegeben
gesetzt	gesetzt	AUS		Counter x gestoppt

(x = 1, 2, ... 5)

Tabelle 3: Counter Disable Mode

Standardeinstellung: Steckbrücke offen

3.2.4 Baudrate der seriellen Schnittstelle “BRATE” (J300)

Die Steckbrücke J300 wird von der Firmware zur Bestimmung der Baudrate der seriellen Schnittstelle ausgewertet. Bei offener Steckbrücke beträgt die Baudrate 9600 Baud und bei gesteckter Brücke 19200 Baud.

Standardeinstellung: Steckbrücke offen, d.h. Baudrate beträgt 9600 Baud

3.2.5 Freigabe des SYSFAIL-Ausgangs auf den VMEbus “SFL” (J160)

Das lokale SYSFAIL-Signal wird über J160 auf den VMEbus-Treiber geschaltet. Das lokale und das VMEbus-SYSFAIL-Signal werden über getrennte LEDs in der Frontplatte angezeigt.

Standardeinstellung: Steckbrücke offen, d.h. kein SYSFAIL an VMEbus

3.2.6 Deaktivierung des Watchdog “WD dis.” (J220)

Die Firmware beinhaltet ein Programm zur Systemüberwachung, das in regelmäßigen Abständen einen Watchdog triggert. Kommt es zu unzulässigen Wartezeiten im Programmablauf, löst der Watchdog einen lokalen RESET aus. Der RESET wird über den Watchdog-Baustein MAX691 ausgelöst.

Über die Steckbrücke J220 kann die Watchdog-Schaltung deaktiviert werden, d.h. im Fehlerfall würde kein Reset ausgelöst werden. Die Steckbrücke ist standardmäßig offen und sollte nicht gesetzt werden!

Standardeinstellung: Steckbrücke offen, d.h. Watchdog-Schaltung nicht deaktiviert

3.2.7 Einstellung der Watchdog-Zeit (J222)

Über die Steckbrücke J222 kann zwischen zwei Auslösezeiten des Watchdogs gewählt werden.
-> Ist die Steckbrücke gesetzt, beträgt die Watchdog-Zeit 100 ms.
-> Ist die Steckbrücke offen, beträgt die Watchdog-Zeit 1,6 s.

Standardeinstellung: Steckbrücke offen, d.h. Watchdog-Zeit beträgt 1,6 s

3.2.8 Watchdog-RESET auf VMEbus-RESET (LB170)

Die Lötbrücke LB170 verbindet das RESET-Signal des Watchdog mit dem VMEbus-RESET-Signal. Die Brücke ist standardmäßig gesetzt. Durch Entfernen einer dünnen Leiterbahn zwischen den Pads der Lötbrücke LB170 kann die Verbindung aufgetrennt werden.

Die gesetzte Brücke bewirkt, dass bei folgenden Bedingungen nicht nur ein lokaler, sondern auch ein VMEbus-RESET ausgelöst wird:

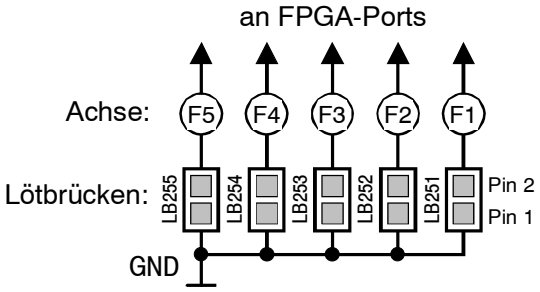
1. Watchdog-RESET verursacht durch Power-Fail
2. Watchdog-RESET ausgelöst über den optionalen RESET-Taster J221 (siehe Anhang)
3. Watchdog-RESET verursacht durch fehlenden Watchdog-Trigger
   (siehe auch Software-Handbuch)
4. Lokaler RESET über den VMEbus erzeugt (VFR)

Standardeinstellung: Lötbrücke gesetzt, d.h. lokaler Watchdog-RESET wird auf VMEbus-RESET gelegt

3.2.9 Konfigurationslötbrücken “F1...F5” (LB251...LB255)

Die Lötbrücken werden genutzt, um einzelne Lagereglerkanäle zu verriegeln. Ist die jeweilige Lötbrücke gesetzt, so wird der entsprechende Lagereglerkanal von der Software ignoriert. Dies kann sinnvoll sein, wenn z.B. nicht alle Lageregler benötigt werden und der Programmablauf dadurch beschleunigt werden soll.

Die Lötbrücken liegen auf der Platinenoberseite und sind mit ‘F1’ bis ‘F5’ gekennzeichnet. Die Nummer steht für die Lageregler-Achse:



Lötbrücke	gesetzte Lötbrücke verriegelt Achse...	Default-Stellung
LB251	1	alle Lötbrücken offen
LB252	2	
LB253	3	
LB254	4	
LB255	5	

Tabelle 4: Funktion der Lötbrücken LB251...LB255

Achtung: Wird die Steckbrücke *CONF*, wie auf Seite 15 beschrieben, gesetzt, **ergibt sich eine andere Funktionalität** der Lötbrücken F1...F5. In diesem Fall werden sie gemeinsam mit dem Status der Freigabeausgänge zum “Einfrieren” der Counter-Werte verwendet.

Weitere Beschreibungen zu diesem “Counter Disable Mode” finden sich auf Seite 15.

3.2.10 Standby-Batterie-Anschluss “IBAT” (T220)

Die Steckbrücke T220 verbindet die Standby-Batterie mit der Watchdog-Schaltung. Die Steckbrücke hat zwei Funktionen:

1. Messung des Batterie-Stroms während des Baugruppentests bei esd.
2. Schutz der Batterie vor unnötiger Entladung während der Lagerung der Baugruppe.

Die Steckbrücke muss also für den normalen Betrieb immer gesetzt sein. Andernfalls können die Daten im SRAM bei Wegfall der Versorgungsspannung nicht gehalten werden und die RTC läuft nicht weiter.

Standardeinstellung: Steckbrücke gesetzt, d.h. Pufferung der SRAM- und RTC-Versorgungsspannung ist möglich

4. Adressbelegung

Adresse [HEX]	Bauteil/Register	siehe auch Kapitel...
87001	VFR (**V**MEbus **f**orced **R**ESET / Auslösen eines lokalen RESET über VMEbus)	Erzeugung eines lokalen RESET vom VMEbus aus
85001	FPGA (Port IO-Register)	-
82001	Slave-Interrupt-Vektor-Register	Erzeugung eines VMEbus-Interrupts
81001	FPGA (Port-IO und Counter-Register)	-
80FFF : 80001	MAILIRQ*	Erzeugung eines lokalen Interrupts vom VMEbus aus
80000 : 40000	frei	-
3FFFF : 00000	SRAM	Batterie-Pufferung, Software-Handbuch

Alle Adressen sind relativ zur Basis-Adresse des VME-IPOS-2 angegeben.

Tabelle 5: Adressbelegung des VME-IPOS-2

5. Beschreibung der Baugruppen

5.1 Interrupt-Verarbeitung

5.1.1 Belegung der lokalen Prozessor-Interrupts

5.1.1.1 Belegung der Interrupt-Eingänge der CPU 68331

Die CPU 68331 besitzt sieben Interrupt-Eingänge, die auf dem VME-IPOS-2 wie folgt belegt sind:

68331-Interrupt-Eingang	Belegung	Anmerkung
IRQ1	MAILIRQ*	von FPGA lokaler Interrupt von VMEbus ausgelöst, User Vector
IRQ2	DERR*	Error der digitalen Ausgänge
IRQ3	XDONE*	von FPGA
IRQ4	XINIT*	von FPGA
IRQ5	RES_IRQ*	von FPGA
IRQ6	XIRQ*	von FPGA
IRQ7	WDO	Ausgangssignal Signal des Watchdogs

Tabelle 6: Belegung der 68331-Interrupt-Eingänge

Die Interrupt-Eingänge IRQ 3, IRQ4 und IRQ7 werden nur als Bit-IO-Ports ausgewertet und nicht als Interrupts.

5.1.1.2 Interrupt-Level und Vektoren

Die Interrupt-Level und die Auto-Vektoren können über die Register des 68331-internen Interrupt-Controllers programmiert werden.

Die Interrupt-Level und Vektoren werden komplett von der lokalen Firmware verwaltet und sollten vom Anwender nicht verändert werden!

5.1.2 VMEbus-Slave-Interrupt-Logik

Die VMEbus-Slave-Interrupt-Logik bietet die Möglichkeit, vom VME-IPOS-2 aus einen Interrupt auf dem VMEbus auszulösen. Außerdem kann vom VMEbus aus ein lokaler Interrupt (MAILIRQ) auf dem VME-IPOS-2 erzeugt werden.

5.1.2.1 Erzeugung eines VMEbus-Interrupts

Der Interrupt-Level des VMEbus-Interrupts wird über das FPGA programmiert und freigegeben.

FPGA-Port			VMEbus-Interrupt-Level
I/O 135	I/O 136	I/O 138	
0	0	0	kein Interrupt
0	0	1	IRQ1
0	1	0	IRQ2
0	1	1	IRQ3
1	0	0	IRQ4
1	0	1	IRQ5
1	1	0	IRQ6
1	1	1	IRQ7

Tabelle 7: Einstellen des VMEbus-Interrupt-Levels über die FPGA-Ports

Für den VMEbus-Interrupt ist ein Vektor programmierbar, der im Interrupt-Acknowledge-Zyklus auf den VMEbus gegeben wird. Der Vektor wird über die lokale Adresse $82001 in das Vektor-Register geschrieben.

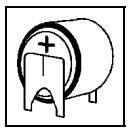
Ist der VMEbus-Interrupt freigegeben, so wird er sofort mit dem Schreiben des Vektors getriggert!

Der Interrupt wird mit dem Empfang des Interrupt-Acknowledge zurückgenommen.

5.1.2.2 Erzeugung eines lokalen Interrupts vom VMEbus aus (MAILIRQ)

Vom VMEbus aus kann ein Interrupt der lokalen CPU ausgelöst werden. Der Interrupt wird durch einen Byte-Schreibzugriff auf ungerade Adressen im Bereich von $80001 bis $80FFF (relativ zur Basisadresse des VME-IPOS-2) ausgelöst. Die beim Zugriff übertragenen Daten werden nicht ausgewertet und können daher beliebig gesetzt sein.

Der Interrupt wird direkt über den Eingang IRQ1 der CPU 68331 ausgelöst. Der programmierbare Interrupt-Level und der Interrupt-Vektor sind von der lokalen Firmware vorbesetzt. Die Auswertung des Interrupts erfolgt ebenfalls über die Firmware (siehe Software-Handbuch des VME-IPOS-2).



5.2 Batterie-Pufferung

Die SRAM-Bausteine und die RTC (Real Time Clock) werden bei fehlender Versorgungsspannung über eine Batterie gespeist. Sie liefert im Neuzustand eine Nennspannung von 3 V und hat eine Nennkapazität von ca. 200 mAh.

Die Daten werden im 'Standby-Betrieb' unter folgenden Bedingungen für mindestens 3 Jahre gehalten:

Lagertemperatur $T = 25\ ^{\circ}C$
Summe des Entladestroms $\sum I \leq 7\ \mu A$

Betriebszustand	T_{min} [°C]	T_{max} [°C]
Entladen	-20	+60
Lagern		

Tabelle 8: Zulässige Temperaturgrenzwerte der Batterie

Der Entladestrom wird vor Auslieferung der Karte überprüft. Nur Karten, die weniger als 7 µA verbrauchen, passieren den Test erfolgreich.

Der Hersteller haftet nicht für den Datenerhalt, wenn der Anwender selbst Bestückungsänderungen auf der Platine vornimmt!

Auch wenn die VME-IPOS-2 ständig über den VMEbus mit Spannung versorgt und die Batterie nicht belastet wird, empfehlen wir, die Batterie wegen der Selbstentladung spätestens nach 5 Jahren auszutauschen.

5.3 Watchdog-Schaltung

Der verwendete MAX691 hat folgende Aufgaben:

1. Erzeugung des RESET-Signals bei POWER-UP

2. Erzeugung des RESET-Signals bei fehlendem Watchdog-Trigger. Bei eingesetzter Firmware und nicht gesetzter Brücke J220 ist der Watchdog immer wirksam.

3. Erzeugung eines RESET-Signals bei Unterschreitung der Betriebsspannungstoleranz.

Der Watchdog ist in der Standardeinstellung (Brücke J220 offen) immer aktiv. Die Firmware bietet eine Task zum Triggern des Watchdogs (siehe Software-Handbuch der VME-IPOS-2).

5.4 Erzeugung eines lokalen RESET vom VMEbus aus (Software-RESET)

Der Anwender hat die Möglichkeit, über den VMEbus durch den Zugriff auf eine lokale Adresse auf dem VME-IPOS-2 einen RESET zu erzeugen. Die RESET-Leitung der lokalen CPU wird hierbei über die Hardware auf ‘LOW’ (0 V) gezogen.

Die RESET-Leitung wird durch das Schreiben eines ‘DUMMY-Bytes’ auf folgende Adresse (relativ zur Basisadresse des VME-IPOS-2) aktiviert:

RESET: $87001

Der RESET setzt alle lokalen Baugruppen und die lokale Software zurück!

Ist die Lötbrücke LB170 gesetzt (Default-Stellung), wird außerdem ein VMEbus-RESET ausgelöst!

5.5 Beschreibung der I/Os

5.5.1 Eingangsschaltungen

5.5.1.1 Endschalter-Eingänge (E00, E01,...E41)

Pro Achse stehen zwei digitale Eingänge zur Verfügung, die als End- oder Referenzschalter benutzt werden. Die Endschalter-Eingänge sind für 24V-Betrieb ausgelegt.

Die Eingänge sind über Optokoppler galvanisch vom FPGA getrennt. Alle Eingänge haben ein gemeinsames Bezugspotential (GNDAE).

Die 24 V-Eingangsschaltung mit Zenerdiode (8,2 V) und Vorwiderstand legt die Spannungsschaltschwelle der Eingänge nach DIN 19240 fest.
Die Eingänge sind außerdem mit einem 10 kHz Eingangstiefpass versehen, um hochfrequente Störungen zu filtern.

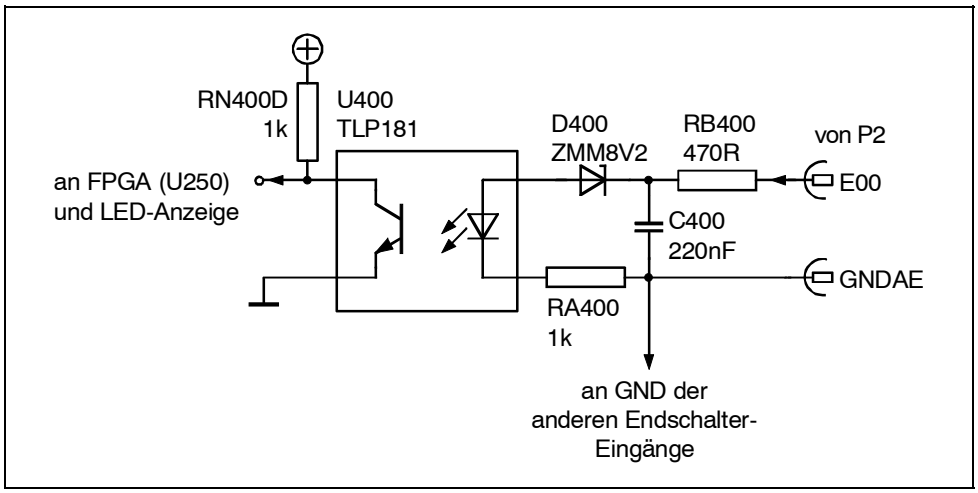


Abb. 3: Beschaltung der Endschaltereingänge (Beispiel: Kanal 1)

Die Zustände der Endschaltereingänge werden über rote Leuchtdioden an der Frontplatte angezeigt. Die Dioden leuchten, wenn kein Signal anliegt, d.h. bei fehlendem oder offenem Endschalter.

Die Eingänge E00, E10, E20, E30 und E40 werden von der Firmware als linke (negative) Endschalter der Achsen 1...5 ausgewertet, die Eingänge E01, E11, E21, E31 und E41 als rechte (positive) Endschalter.

5.5.1.2 Inkremental-Encoder-Eingänge der Lageregler (S00-, S01+,...S42+)

Die Inkremental-Encoder-Eingänge sind für 24V-Betrieb ausgelegt.

Die Eingänge sind über Optokoppler galvanisch vom FPGA und untereinander getrennt. Sie können differentiell (Sxy-, Sxy+) betrieben werden.

Die Eingangssignale sind wie folgt bezeichnet:

Umfangs-Puls (Home)	Sx0+, Sx0-
Input A	Sx1+, Sx1-
Input B	Sx2+, Sx2-

x...Kanal-Nr. 0, 1, 2, 3, 4

Da die Auswertung der Eingangssignale Firmware-gesteuert über das FPGA erfolgt, können Encoder-Signale mit beliebiger Polarität angeschlossen werden.

Die 24 V-Eingangsschaltung mit Zenerdiode (8,2 V) und Vorwiderstand legt die Spannungsschaltschwelle der Eingänge nach DIN 19240 fest.

Die Eingänge sind außerdem mit einem 10 kHz Eingangstiefpass versehen, um hochfrequente Störungen zu filtern.

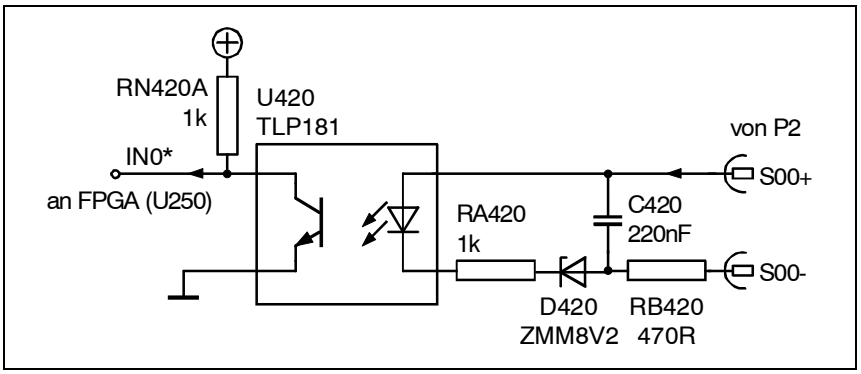


Abb. 4: Beschaltung der Inkremental-Encoder-Eingänge (Beispiel: Kanal 1)

5.6 Ausgangsschaltungen

5.6.1 Digitale 24 V-Ausgänge (AE0, AE1,...AE4)

Der VME-IPOS-2 ist für jeden Kanal mit einem Freigabe-Ausgang versehen. Die Ausgänge sind galvanisch getrennt und werden über das FPGA gesetzt.

Die Ausgangskanäle 1 bis 3 werden jeweils über zwei Ausgänge des Treiberbausteins LMD18400 angesteuert. Die Ausgänge 4 und 5 werden nur über jeweils einen Treiberausgang angesteuert.

Die Versorgungsspannung der LMD18400 muss extern über P2 zugeführt werden. Eine Schutzdiode verhindert die Zerstörung der Treiber bei falscher Polung der Versorgungsspannung.

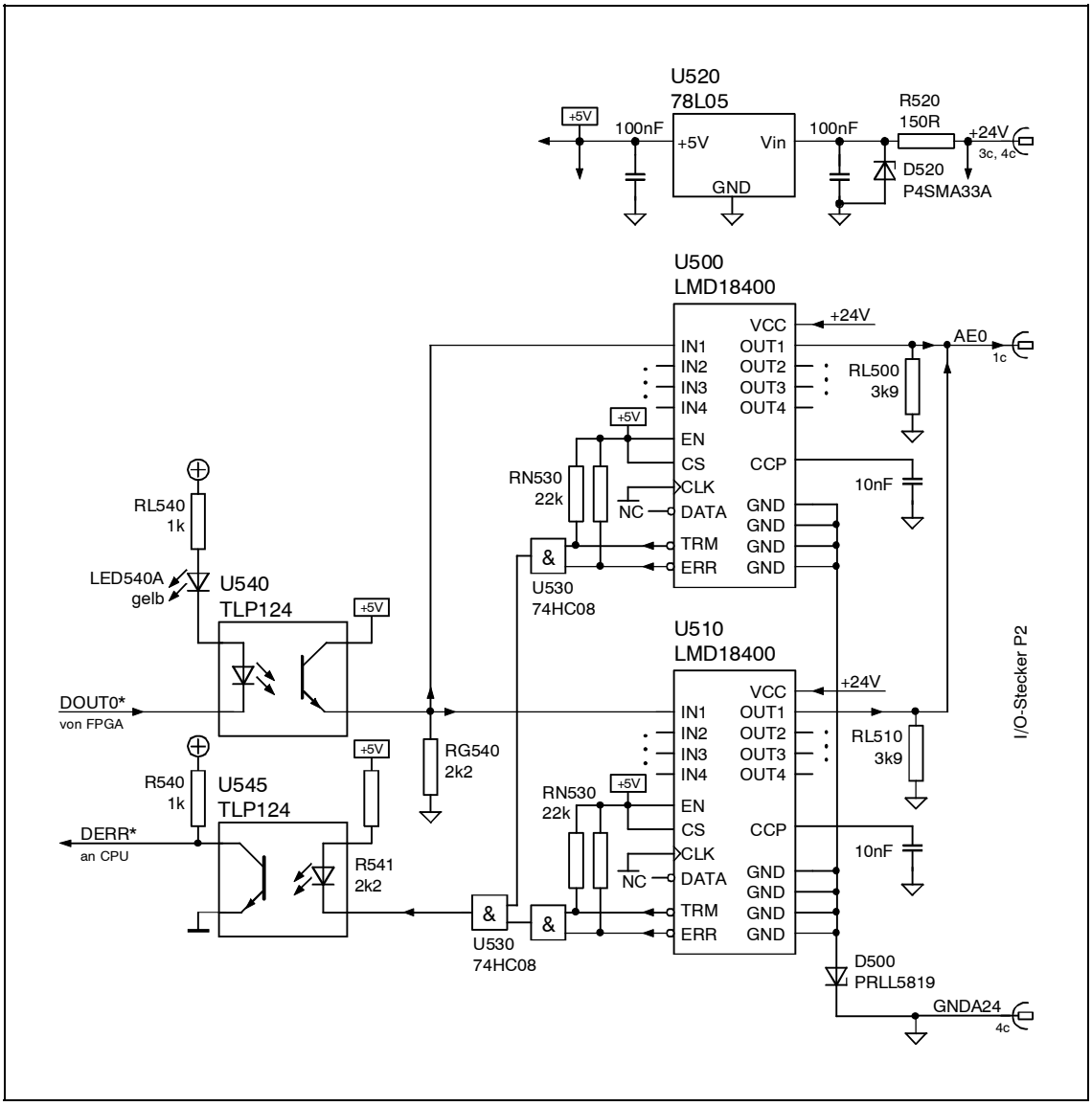


Abb. 5: Schaltung der 24 V-Ausgänge (Beispiel: Kanal 1)

Digitale Ausgänge

Die Ausgangstreiber LMD18400 besitzen 2 Fehler-Ausgänge, mit denen sie Fehlerzustände wie ‘Übertemperatur’, ‘Ausgang kurzgeschlossen’ und ‘Versorgungsspannung zu hoch’ signalisieren. Die Fehler-Ausgänge der beiden Treiber sind ODER-verknüpft und an einen Interrupt-Eingang der CPU 68331 angeschlossen.

Die Fehler-Option der Treiberbausteine ‘Ausgang ohne Last’ wird nicht angezeigt, da die Ausgänge auf dem VME-IPOS-2 lokal jeweils mit einem 3,9 kΩ-Lastwiderstand versehen sind. Diese Lastwiderstände garantieren, dass auch hochohmige Lasten ($R_L \geq 10$ kΩ) ohne Fehlermeldung geschaltet werden können.

Beim Eintreten eines thermischen Fehlers oder überhöhter Versorgungsspannung schaltet der Treiber alle vier Ausgänge ab. Bleiben die Port-Bits unverändert eingeschaltet, so schalten sich die Ausgänge nach dem Rückgang der Fehlerursache (z.B. Abkühlung) automatisch wieder ein!
Bei allen anderen Fehlerursachen wird nur der betroffene Ausgang abgeschaltet. Für die Reaktivierung des Ausgangs gelten die gleichen Bedingungen wie bei thermischen Fehlern.

Die Zustände der Ausgänge werden über gelbe Leuchtdioden an der Frontplatte angezeigt. Sie leuchten, wenn der Ausgang auf VCC geschaltet ist.

Die digitalen Ausgänge werden von der Firmware als Freigabe-Ausgänge bedient.

5.6.2 Analoge Ausgänge (AOUT0, AOUT2,...AOUT4)

Der VME-IPOS-2 verfügt über fünf galvanisch getrennte analoge Ausgänge, die zur Ansteuerung von DC- oder SERVO-Motoren vorgesehen sind. Die Ausgänge werden über zwei serielle 12-Bit A/D-Wandler angesteuert. Die galvanisch getrennten Steuer- und Datenleitungen der A/D-Wandler werden über FPGA-Ports und über die CPU gesetzt.

Die Spannungsversorgung des Analogteils erfolgt über einen DC/DC-Wandler, der an die +12V-Versorgung des VMEbus angeschlossen ist.

Als Ausgangstreiber werden Operationsverstärker vom Typ TLE2062 eingesetzt, deren Beschaltung Ausgangsspannungen von -10 V bis +10 V ermöglicht.

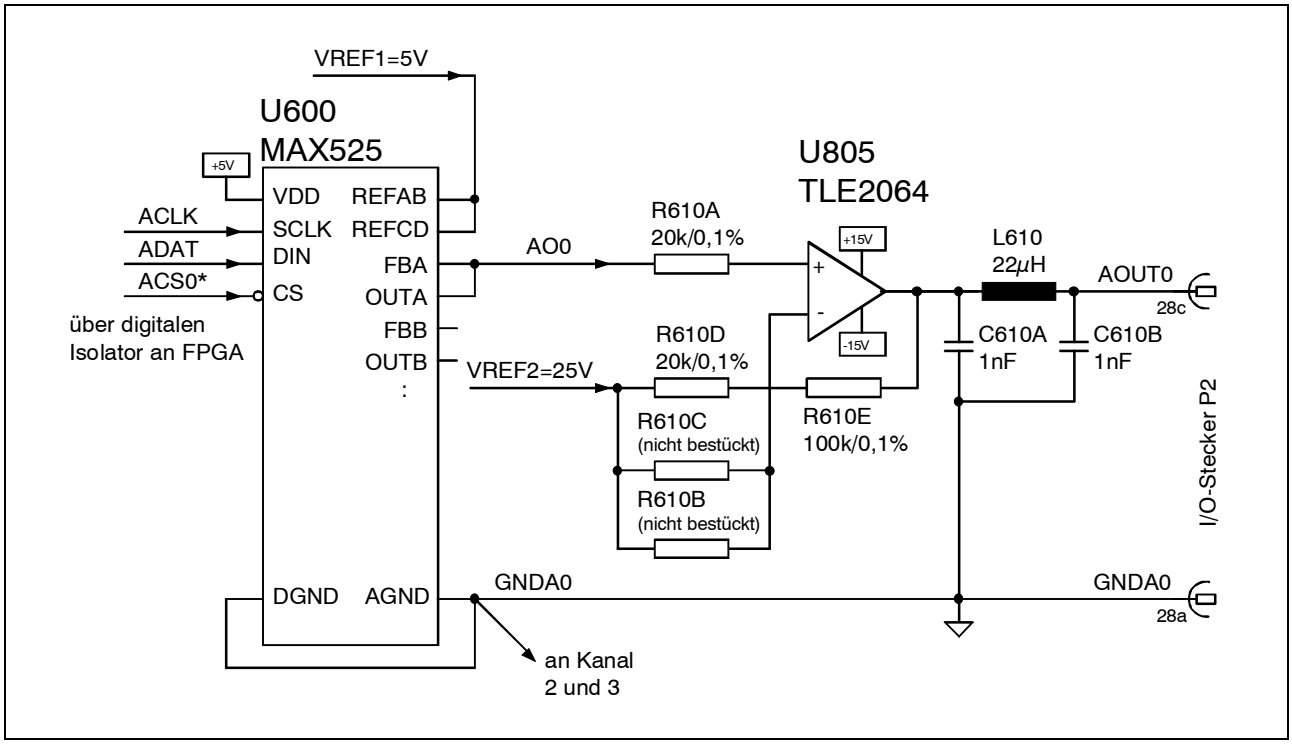


Abb. 6: Analoge Ausgänge des VME-IPOS-2 (Beispiel: Kanal 1)

Die analogen Ausgangsspannungen sind über P2 zugänglich. Die Bezugspotentiale der fünf Ausgänge (GNDAA) sind sternförmig miteinander verbunden.

6. Steckerbelegung

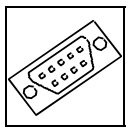
6.1 VMEbus

6.1.1 VMEbus-Signale auf P1

Pin	Reihe a	Reihe b	Reihe c
1	D00	-	D08
2	D01	-	D09
3	D02	-	D10
4	D02	BG0IN*]	D11
5	D04	BG0OUT*]	D12
6	D05	BG1IN*]	D13
7	D06	BG1OUT*]	D14
8	D07	BG2IN*]	D15
9	GND	BG2OUT*]	GND
10	-	BG3IN*]	SYSFAIL*
11	GND	BG3OUT*]	-
12	DS1*	-	SYSRESET*
13	DS0*	-	LWORD*
14	WRITE*	-	AM5
15	GND	-	A23
16	DTACK*	-	A22
17	GND	-	A21
18	AS*	-	A20
19	GND	-	A19
20	IACK*	GND	A18
21	IACKIN*	-	A17
22	IACKOUT*	-	A16
23	AM4	GND	A15
24	A07	IRQ7*	A14
25	A06	IRQ6*	A13
26	A05	IRQ5*	A12
27	A04	IRQ4*	A11
28	A03	IRQ3*	A10
29	A02	IRQ2*	A09
30	A01	IRQ1*	A08
31	-12 V	VSTBY*	+12V
32	+5 V	+5V	+5V

Messerleiste nach DIN41612 Bauform C96/a+b+c
I_{max} per Pin : 1.0 A

] ... Signale auf Platine gebrückt
- ... Signal nicht angeschlossen



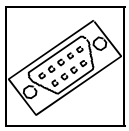
6.1.2 I/O-Stecker P2

Belegung eines 64poligen Übergabemoduls					
	Belegung des I/O-Steckers P2				
Pin	Reihe a	Signal		Reihe c	Pin
2	1	AE2	AE0	1	1
4	2	AE3	AE1	2	3
6	3	AE4	+24 V	3	5
8	4	GNDA24	+24 V	4	7
10	5	-	-	5	9
12	6	S00-	S00+	6	11
14	7	S01-	S01+	7	13
16	8	S02-	S02+	8	15
18	9	S10-	S10+	9	17
20	10	S11-	S11+	10	19
22	11	S12-	S12+	11	21
24	12	S20-	S20+	12	23
26	13	S21-	S21+	13	25
28	14	S22-	S22+	14	27
30	15	S30-	S30+	15	29
32	16	S31-	S31+	16	31
34	17	S32-	S32+	17	33
36	18	S40-	S40+	18	35
38	19	S41-	S41+	19	37
40	20	S42-	S42+	20	39
42	21	E01	E00	21	41
44	22	E11	E10	22	43
46	23	E21	E20	23	45
48	24	GNDAE	GNDAE	24	47
50	25	E31	E30	25	49
52	26	E41	E40	26	51
54	27	GNDAA	GNDAA	27	53
56	28	GNDAA	AOUT0	28	55
58	29	GNDAA	AOUT1	29	57
60	30	GNDAA	AOUT2	30	59
62	31	GNDAA	AOUT3	31	61
64	32	GNDAA	AOUT4	32	63

I/O-Stecker: Federleiste nach DIN41612 Bauform C64/a+c
I_{max} per Pin : 1.0 A
- ... Signal nicht angeschlossen
Signalbeschreibung siehe folgende Seite.

6.1.3 Bedeutung der Signale auf P2

AE0...AE4	Freischaltausgänge der Achsen 1...5 mit der Versorgung über +24 V/GNDA24	
S00+ S00-	Umfangsimpuls	der Achse 1
S01+ S01-	Encoder-Eingang A	der Achse 1
S02+ S02-	Encoder-Eingang B	der Achse 1
... ...		
S40+ S40-	Umfangsimpuls	der Achse 5
S41+ S41-	Encoder-Eingang A	der Achse 5
S42+ S42-	Encoder-Eingang B	der Achse 5
E00 E01	Endschalter links / rechts Achse 1 mit Bezug GNDAE	
E10 E11	Endschalter links / rechts Achse 2 mit Bezug GNDAE	
E20 E21	Endschalter links / rechts Achse 3 mit Bezug GNDAE	
E30 E31	Endschalter links / rechts Achse 4 mit Bezug GNDAE	
E40 E41	Endschalter links / rechts Achse 5 mit Bezug GNDAE	
AOUT1...AOUT5	Analogausgänge der Achsen 1...5 mit Bezug GNDAA	



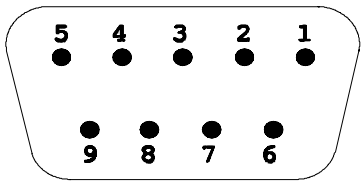
6.2 Serielle Schnittstelle auf P3

Die serielle Schnittstellen entspricht RS232C. Die Baudrate kann über die Steckbrücke J300 (BRATE) auf 9600 Baud oder 19200 Baud eingestellt werden.

Im folgenden sind die Signalnamen vom Terminal (Sender, DEE) aus betrachtet angegeben. In Klammern ( ) ist jeweils die Richtung der Signale vom VME-IPOS-2 aus betrachtet eingetragen.

Der Anschluss erfolgt über eine DSUB-Buchse (Female Contacts).

Pin-Zuordnung:



Pin-Belegung:

Signal	Pin		Signal
n.c.	1	6	n.c.
TxD (Eingang)	2	7	n.c.
RxD (Ausgang)	3	8	n.c.
CTS (Ausgang)	4	9	n.c.
GND	5		

Signalbeschreibung:

RxD, TxD-...	Empfangs- und Sendedaten
CTS...	Steuersignal für Repeater
GND...	Bezugspotential
n.c. ...	nicht angeschlossen

Das auf der DSUB-Buchse mit CTS bezeichnete Signal ist statisch auf High-Pegel gesetzt.

6.3 Debug-Port auf X300

Das Debug-Port ist über eine 10poligen Pfostenstecker zugänglich.

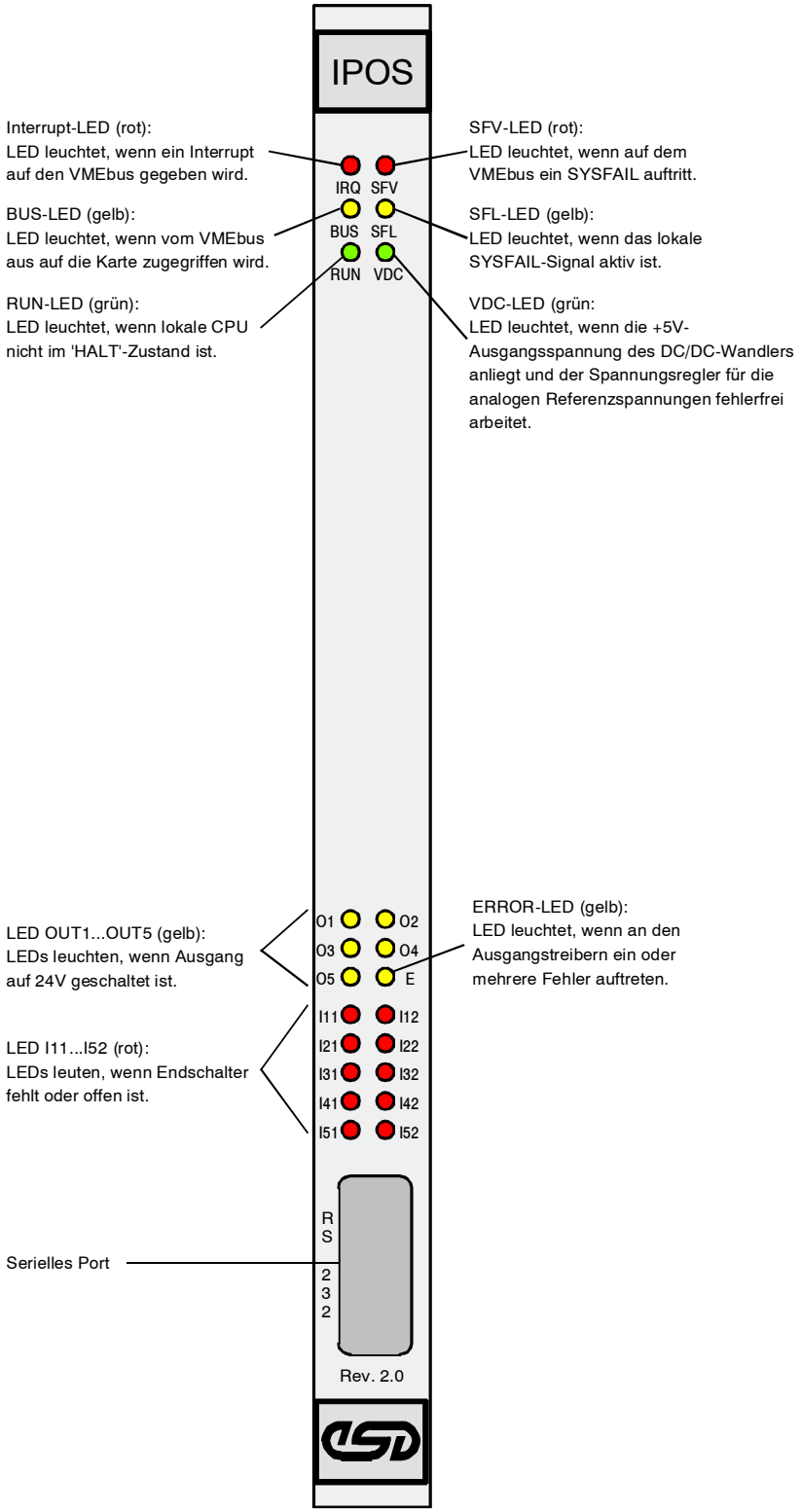
Signal	Pin		Signal
DS*	1	2	BERR*
GND	3	4	DSCLK
GND	5	6	QOUT
RESET*	7	8	DSI*
VCC	9	10	DSO*

6.4 RESET-Taster-Anschluss “RESET” (J221)

Zu Testzwecken kann das lokale RESET-Signal des VME-IPOS-2 über den Pfostenstecker J221 aktiviert werden.

Der RESET wird ausgelöst, wenn die Pins der Pfostenleiste verbunden werden.

7. Frontplatte mit Beschreibung der LEDs



VME - IPOS

Lageregler für 5 Achsen

Software-Handbuch

Der Inhalt dieses Handbuches wurde mit größter Sorgfalt erarbeitet und geprüft. **esd** übernimmt jedoch keine Verantwortung für Schäden, die aus Fehlern in der Dokumentation resultieren könnten. Insbesondere Beschreibungen und technische Daten sind keine zugesicherten Eigenschaften im rechtlichen Sinne.

esd hat das Recht, Änderungen am beschriebenen Produkt oder an der Dokumentation ohne vorherige Ankündigung vorzunehmen, wenn sie aus Gründen der Zuverlässigkeit oder Qualitätssicherung vorgenommen werden oder dem technischen Fortschritt dienen.

Sämtliche Rechte an der Dokumentation liegen bei **esd**. Die Weitergabe an Dritte und Vervielfältigung jeder Art, auch auszugsweise, sind nur mit schriftlicher Genehmigung durch **esd** gestattet.

esd electronic system design gmbH
Vahrenwalder Str. 205
30165 Hannover

Tel.: 0511/372 98-0
FAX : 0511/372 98-68
E-Mail: info@esd.electronics.com
Internet: www.esd-electronics.com

Dokument-Datei:	I:\texte\Doku\MANUALS\VME\IPOS\IPOS14S.ma6
Datum des Ausdrucks:	07.12.00

Platinenversion:	ipos08

Beschriebene Software-Version:	ab V. 4.1 (EPROM C30x/ipos22)

Änderungen in den Kapiteln

Kapitel	Änderungen gegenüber Handbuch-Revision 1.2
1.1.3	PEARL-Bits in Tabelle 1.1.3 korrigiert.
1.2.3	Parameter ‘IR-Mask-Register’ gegen Parameter ‘Toleranz’ in Tabelle 1.2.2 ersetzt. Parameterzelle $F0 ist reserviert für zukünftige Anwendungen.
3.2	Kommando ‘Set IR Mask’ gegen ‘Set Toleranz’ in Tabelle 3.2.1 ersetzt. Unterkapitel ‘3.2.7 SETIR’ entfällt, hinzu kommt Unterkapitel ‘3.2.18 SETTOL’.

Kapitel	Änderungen gegenüber Handbuch-Revision 1.3
3.1	Kommandos FESx, SESx und GOESx um den Parameter XABGLOFF erweitert.
-	-
-	-

Inhaltsverzeichnis

Seite

1. Die Schnittstelle zwischen IPOS und VMEbus 3
1.1 Kommando-Kanäle 4
1.1.1 Kommando-Register 5
1.1.2 Kommando-Wort (16 Bit) 5
1.1.3 Bits im Kanal-Status 6
1.2 Die Kanal-Struktur 7
1.2.1 Parameter-Definition 7
1.2.2 Assembler-Programmierbeispiel 7
1.2.3 Tabelle der Register/Parameter 8
1.2.4 Bedeutung der Bits im Regler-Status der Kanäle 1 bis 5 10
1.3 Der besondere 'Kanal 0' 15
1.3.1 RESET-Option 15
1.3.2 Übersicht der Register/Parameter (Kanal 0) 16
1.3.3 Bits im Regler-Status des Kanals 0 17
1.4 Multiplexer-Mode 19

2. Bedienung über Terminal 21

3. Bedienbefehle 23
3.1 FAHR-Kommandos 23
3.1.1 GOP - Sollwert anfahren 23
3.1.2 FESL/FESR - Finde Referenz links/rechts 24
3.1.3 SESL/SRSR - Suche Endschalter links/rechts 27
3.1.4 GOESL/GOESR - Anfahren der Abgleichposition links/rechts 28
3.1.5 GOV - Im V-Modus konstante Geschwindigkeit fahren 29
3.1.6 STOP 29
3.1.7 AAUS - Achse wird abgeschaltet 29
3.2 PARA-Kommandos 30
3.2.1 INIT 31
3.2.2 SETKP 31
3.2.3 SETKD (VME-IMC5) 31
3.2.4 SETSI (VME-IMC5) 32
3.2.5 SETKI 32
3.2.6 SETIL (wind-up-Verhalten) 32
3.2.7 SETAM 33
3.2.8 SETVM 33
3.2.9 SETVR 34
3.2.10 SETSZ 34
3.2.11 SETEL 34
3.2.12 SETER 35
3.2.13 SETTD 35
3.2.14 SETTW 35
3.2.15 SETTA 36
3.2.16 SETTO 36
3.2.17 SETME 37
3.2.18 SETTOL 37

3.3 SYSTEM-Kommandos 38
3.3.1 INITALL 38
3.3.2 SETWD und TRGWD (Watchdog setzen und triggern) 38
3.3.3 XCMD 38
3.3.4 BILD 39
3.3.5 SETWZ 39
3.3.6 SETMX 39
3.3.7 SETTM 41

4. Programmierung nach DIN 66025 43

5. Datensicherung 45

6. Test- und Diagnose-Programme 47
6.1 'monitor' 47
6.2 Zeitabläufe 47
6.3 Regleroptimierung 48

1. Die Schnittstelle zwischen IPOS und VMEbus

Der Datenverkehr zwischen der VME-IPOS und der steuernden Master-CPU erfolgt über den RAM-Bereich der VME-IPOS. Der Adreßbereich von $8000 bis $10000, bezogen auf die Basisadresse, ist reserviert für den Austausch von Kommandos, Sollwerten, Parametern und Reglerdaten.

Es stehen 6 Kanäle zur Verfügung, je einer für jeden Lageregler-Kanal und einer für globale Kommandos, die die VME-IPOS als System adressieren oder synchron für alle Kanäle gültig sein sollen.

Der Vorteil asynchroner Datenkanäle besteht vor allem darin, daß jeder Antrieb unabhängig vom Status der anderen gesteuert werden kann. In einem Multitasking-System könnte je eine Task pro Kanal aktiv sein. Falls eine Synchronisierung notwendig wird, z.B. um Trajektorien in einer Robotersteuerung abzufahren, werden die entsprechenden Befehle über den gemeinsamen 'Kanal 0' abgewickelt.

Adresse (HEX)	Größe (HEX) /Byte	Nutzer	Eigenschaften
0000 : 7FFF	32K	RTOS-UH	Systembereich mit dynamischer Speicherverwaltung für Tasks, Prozeduren, ED-Files, Modules etc.
8000 : BFFF	16K	VME-IPOS-Datenbereich	Kommunikationsbereich VMEbus und Datensätze der 5 Achsen mit Checksumme
C000 : DFFF	8K	frei für Anwender	batteriegepuffert, wird nicht von RTOS oder Firmware beschrieben, keine Checksummenbildung
E000 : FFFF	8K	RAM-Disk	batteriegepuffert, mit Filemanager im RTOS
10000 : 3FFFF	192K	zusätzliches RAM (Option)	zum Editieren und Speichern von Datensätzen (DIN66025) notwendig

Tabelle 1.1.1: Belegung des batteriegepufferten RAM

1.1 Kommando-Kanäle

Der Aufbau der 6 Kommando-Kanäle ist gleich. Die Kommandos werden in das Kommando-Wort geschrieben und über das TRIGGER-Kommando gestartet. Eine Kommando-Bedien-Task sorgt dafür, daß die Kommandos sofort aus dem Kommando-Kanal geholt und interpretiert werden. Dadurch wird erreicht, daß z.B. ein STOP-Kommando unabhängig davon ausgeführt wird, ob ein evtl. vorher gestartetes GOP (Sollwert anfahren)- Kommando bereits fertig ist oder nicht.

Register		$b0yyyy mit y =
Kanal-Status	Kanal k	+$8k10
Kommando-Wort	Kanal k	+$8k12
Parameter 1	Kanal k	+$8k80
Parameter 2	Kanal k	+$8k84
Parameter 3	Kanal k	+$8k88
:	:	:
Parameter 32	Kanal k	+$8kFC

b = VME-IPOS-Basis
k = Kanal 0..5

Tabelle 1.1.2: Adressen der Kommando-Kanäle

TRIGGER: Schreiben des Datums $0000 auf Adresse $b80002 mit Wortzugriff (erzeugt lokalen Interrupt).

Mit dem TRIGGER-Kommando wird die Kommando-Task aktiviert, die alle Kommando-Kanäle 0..5 auf neue Kommandos überprüft und, nach der Prüfung der Parameter sowie dem Setzen der Bits im Kanal-Status, den entsprechenden Kommando-Kanal sofort wieder freigibt.

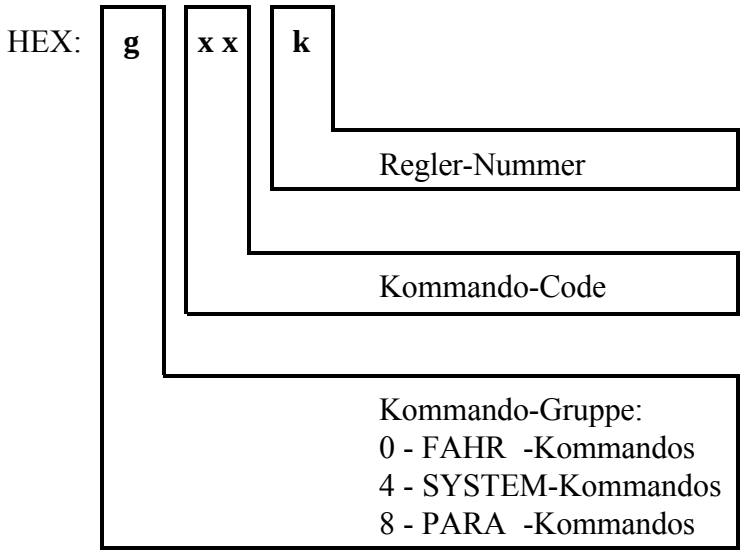
Ist das Kommando ein PARA-Kommando, wird es sofort ausgeführt.

FAHR-Kommandos werden mit ihren Parametern an die für den jeweiligen Regler-Kanal zuständige 'lageregler'-Task weitergereicht.

1.1.1 Kommando-Register

Die Kommando-Worte sind 16 Bit breit und in mehrere Gruppen unterteilt. Die Verwendung des 'Kanal 0' ist sinnvoll bei Global- und Synchronisier-Kommandos. Bei Angabe der Reglernummer 'k' von 0 bis 5 kann der 'Kanal 0' auch zum Ansteuern einzelner Regler verwendet werden.

1.1.2 Kommando-Wort (16 Bit)



1.1.3 Bits im Kanal-Status

Der aktuelle Kanal-Status gibt an, ob der Kanal frei ist und ob das letzte Kommando erlaubt und syntaktisch richtig war und ob die Parameterprüfung keine Fehler ergeben hat. Ob ein Kommando tatsächlich fehlerfrei ausführbar war, muß im Regler-Status überprüft werden.

Alle Zustands-Bits werden auf '1' gesetzt, wenn die Funktion erfüllt ist.

Bit Data	Bit PEARL	Funktion bei gesetztem Bit
15	1	BUSY
14	2	-
13	3	-
12	4	-
11	5	Syntax-Fehler
10	6	-
9	7	*ungültiges Kommando
8	8	-
:	:	:
4	12	*Parameterfehler
3	13	-
2	14	*Indexfehler
1	15	-
0	16	Kommando erfolgreich ausgeführt

* Diese Bits führen zum Setzen des 'Syntax-Fehler-Bits' (Data-Bit 11).
Bei gesetztem BUSY-Bit dürfen keine neuen Kommandos und Parameter eingetragen werden.

Tabelle 1.1.3: Bits im Kanal-Status

1.2 Die Kanal-Struktur

Die Parameter 1..4 sind für die Ein- und Ausgabe von Daten reserviert, die zusammen mit den Kommandos zur Verfügung gestellt werden. Sie werden von der TRIGGER-Task übernommen und sind daher nur temporäre Variable, die nach Freigabe des BUSY-Bits im Kommando-Status wieder frei werden.
Die Parameter 5..32 enthalten, soweit bereits definiert, den aktuellen Zustand des Reglers und sind jederzeit lesbar. Die Istwerte werden zyklisch aktualisiert.

1.2.1 Parameter-Definition

Die Adressen sind relativ angegeben zu $b08k00 mit

b = Basisadresse der VME-IPOS
k = Kanal-Nummer 0...5

Alle Parameter-Register sind im SHARED-RAM der VME-IPOS jederzeit transparent lesbar. Ein Beschreiben der Register sollte immer über den Kommando-Kanal abgewickelt werden, da von der Betreuungs-Task die Überprüfung und Umrechnung übernommen wird.

1.2.2 Assembler-Programmierbeispiel:

```
Busy: TAS $00C08111                        ; Kommando-Status Kanal 1
      BNE.S Busy                           ; Kanal belegt

      MOVE.W =Kommando,$00C08112           ; Kommando für Kanal 1
      MOVE.L =para1,$00C08180              ; Parameter 1 für Kommando
            .                                        .
            .                                        .
      MOVE.L =paran,$00C081xx              ; Parameter n für Kommando
      MOVE.W =$0,$00C80002                 ; TRIGGER-Kommando
```

1.2.3 Tabelle der Register/Parameter

Relative Adresse	Register (Parameter)	Date n-breite	Anmerkung	Default (INIT)
$10	Kommando-Status	W	-	0
$12	Kommando	W	-	0
$14	reserviert	:	-	:
:	:	:	-	:
$42	reserviert	:	-	:
$44	Kommando-Update (exec)	W	Update nach Trigger	0
$46	SR- Status nach IRQ	W	Status nach IRQ, LM-IRQ-Maske	-
$48	SR- P-/V-Mode	W	-	-
$4A	SR- Ist-Position	W	-	-
$4C	SR- Soll-Position	LW	Soll-Position x 2^{16}	-
$50	SR- SEMA	W	reserviert (Semaphore LM628)	-
$52	SR- Checksumme	W	-	-
$54	SR- VIst	LM	Ist-Geschwindigkeit x 2^{16}	-
$58	SR- VSoll	LW	Soll-Geschwindigkeit x 2^{16}	-
$5C	SR- AIst	LW	Ist-Beschleunigung x 2^{16}	-
$60	SR- Vmax	LW	Maximale Geschwindigkeit	-
$64	SR- Breakpoint	W	-	-
$66	SR- Kp	W	-	-
$68	SR- Ki	W	-	-
$6A	SR- Kd	W	-	-
$6C	SR- Kstell	W	-	-
$6E	SR- Integral Limit	W	-	-
$70	SR- Integral Summe	W	-	-
$74	SR- Last Error	W	-	-
$76	SR- Signal-Bits	W	diverse Bits	-
$78	SR- OUTVAL	W	DAC-Wert	-
$7A	SR- DERIV	W	Derivative Counter	-
$7C	SR- DERIVP	W	Derivative Preload	-
$7E	SR- Index Position	W	-	-

Tabelle 1.2.1: Register/Parameter der Kanäle, Teil 1

Relative Adresse	Register (Parameter)	Date n-breite	Anmerkung	Default (INIT)
$80	Parameter 1	LW		0
$84	Parameter 2	LW	Parameter für Transfer	0
$88	Parameter 3	LW	R/W, je nach Befehl	0
$8C	Parameter 4	LW		0
$90	Regler-Status	LW	-	0
$94	Tol (Toleranz)	LW	-	0
$98	XSOLL Soll-Position (*)	LW		0
$9C	XIST Ist-Position (*)	LW	Transparente Register	0
$A0	XTOUT Timeout in ms	LW		180000
$A4	XREFL Referenz links (*)	LW		-99999999
$A8	XREFR Referenz rechts (*)	LW		+99999999
$AC	V aktuelle Geschw.	LW		0
$B0	A max (*)	LW		32
$B4	Kp (*)	LW	Regler-Parameter	1000
$B8	Kd (*)	LW		128
$BC	Ki (*)	LW		0
$C0	IL (*)	LW		0
$C4	V max (*)	LW	max. V	4096
$C8	V min (*)	LW	V min für Referenz suchen	200
$CC	T_WAIT (*)	LW	Delay [ms] bei Richtungsumkehr	500
$D0	OFFSET (*)	LW	Offset der Referenz	0
$D4	SOLLX	LW	LR interner Sollwert	0
$D8	T_DISABLE (*)	LW	Delay [ms] Freigabe aus	3000
$DC	STRICHZ (*)	LW	Strichzahl des Encoders	200
$E0	T_ANTRIEBE (*)	LW	Maximale Antriebszeit [ms]	500
$E4	SAMPLE (*)	LW	Sample-Intervallfaktor (Kd)	256
$E8	MAX_ERR (*)	LW	Max. Fehler; Schleppfehler	0
$EC	SR- ISTNEG	LW	negative Ist-Position	-
$F0	reserviert	LW	-	-
$F4	SR- UPP-Adresse	LW	Hardware-Adresse	-
$F6	SR- DAC-Kanal-Nummer	W	-	-
$F8	SR- Time Out Counter	W	-	-
$FC	SR- Soll-Position	LW	-	-

(*) Über diese Parameter wird die Checksumme des Datensatzes gebildet.

Tabelle 1.2.2: Register/Parameter der Kanäle, Teil 2

Register und Parameter, die mit 'SR-' gekennzeichnet sind, werden für den per **S**oftware realisierten **R**egler benötigt. Diese Register enthalten nach einem RESET den Wert '0', werden danach jedoch von der Firmware besetzt. Daher sind hier keine Default-Werte angegeben.

1.2.4 Bedeutung der Bits im Regler-Status der Kanäle 1 bis 5

Der Regler-Status enthält die aktuelle Statusinformation der Achse und ist transparent, d.h. die einzelnen Bits geben den Zustand zum Zeitpunkt des Lesens wieder und werden nicht quittiert. Alle Zustands-Bits werden auf '1' gesetzt, wenn die Funktion erfüllt ist.

Bit Data	Bit Pearl	Fehler-Flag wird gesetzt (*)	Funktion bei gesetztem Bit	Display
31	1		Fehler-Flag	8xxx xxxx
30	2		Sollwert erreicht	4xxx xxxx
29	3		Lageregler TASK aktiv	2xxx xxxx
28	4		Achse AUS per Jumper o. Software	1xxx xxxx
27	5		Freigabeausgang abgeschaltet	x8xx xxxx
26	6		Regler angefordert	x4xx xxxx
25	7	*	Checksummenfehler im Datensatz	x2xx xxxx
24	8		reserviert (0)	x1xx xxxx
23	9		Stop Motor	xx8x xxxx
:	:		:	:
:	:		:	:
18	14	*	Schleppzustand zu groß	xxx4 xxxx
17	15	*	Lagereglerbausteine defekt	xxx2 xxxx
16	16	*	keine Pulse	xxx1 xxxx
15	17		P_MODE	xxxx 8xxx
14	18	*	Softendlage links erreicht	xxxx 4xxx
13	19	*	Softendlage rechts erreicht	xxxx 2xxx
12	20		Referenz-links gesetzt	xxxx 1xxx
11	21		Referenz-rechts gesetzt	xxxx x8xx
10	22	*	Referenz-links erreicht	xxxx x4xx
9	23	*	Referenz-rechts erreicht	xxxx x2xx
8	24	*	Referenz-Fehler	xxxx x1xx
7	25	*	RAM-Fehler	xxxx xx8x
6	26		(Breakpoint erreicht)	xxxx xx4x
5	27	*	Interner Fehler	xxxx xx2x
4	28	*	Numerischer Fehler	xxxx xx1x
3	29	*	Positionsfehler	xxxx xxx8
2	30	*	Time-Out	xxxx xxx4
1	31	*	Endschalter rechts aktiv	xxxx xxx2
0	32	*	Endschalter links aktiv	xxxx xxx1

Tabelle 1.2.3: Bits im Regler-Status der Kanäle 1 bis 5

Die Bedeutung der Status-Bits wird im folgenden erläutert.
Die Numerierung entspricht den Bits auf dem Datenbus.

Bit 31 - **Fehler-Flag**
Eine Fehlerbedingung existiert. Die Ursache des Fehlers muß den anderen Zustands-Bits entnommen werden. Wenn die Fehlerbedingung nicht mehr vorliegt, wird auch 'Fehler' zurückgesetzt.

Bit 30 - **Sollwert erreicht**
Der Lageregler hat die Position XSOLL ohne Abweichung genau erreicht und wird den Freigabeausgang nach der vorgegebenen Zeit 'T_DISABLE' abschalten.

Bit 29 - **Lageregler aktiv**
Die Task 'lageregler' ist aktiv. Ein FAHR-Kommando wird abgearbeitet. Das Bit wird von der Task 'lageregler' gesetzt und zurückgesetzt. PARA-Kommandos haben auf dieses Bit keinen Einfluß.

Bit 28 - **Achse abgeschaltet**
Bei der Initialisierung wurde der entsprechende Jumper als gesteckt erkannt. Diese Achse wird nicht initialisiert, nicht ausgelesen und kann nicht verfahren werden. Die erneute Aktivierung erfolgt durch Ziehen des Jumpers und anschließendes RESET/ABORT. Diese Funktion sollte verwendet werden, wenn einzelne Achsen nicht benutzt werden. Der Datendurchsatz wird dadurch erhöht.

Bit 27 - **Freigabe abgeschaltet**
Der Freigabeausgang wurde nach Erreichen des Sollwertes, durch ein 'stop'-Kommando oder eine Fehlerbedingung abgeschaltet.

Bit 26 - **Regler angefordert**
Kommunikations-Bit zwischen TASK lageregler und TASK supervisor.

Bit 25 - **Checksummenfehler in Datensatz**
Nach dem Einschalten (Power_up, RESET oder ABORT) wurde beim Bilden der Checksumme dieses Satzes ein Fehler festgestellt.
Es kann sich z.B. kurz vor einem ABORT oder RESET der Regler-Status geändert haben, ohne daß die neue Prüfsumme errechnet wurde. Der Anwender muß selbst testen, in wie weit die Daten noch verwendbar sind.

Bit 24 - **reserviert**

Bit 23 - **Stop Motor**
Das letzte Fahr-Kommando war Stop Motor.

Bit 22...19 **noch nicht benutzt**

Bit 18 - **Schleppzustand zu groß**

Die Differenz zwischen der Istposition (XIST) und der internen Sollposition (SOLLX) ist größer als die zulässige maximale Abweichung (MAX_ERR).
Die Achse wird gestoppt, und das Bit bei jedem FAHR-Kommando zurückgesetzt.
Dieser Fehler tritt auch auf, wenn die Reglerwerte Kp, V max und A max die mechanischen Kennwerte des Antriebes überschreiten. Ist der Parameter MAX_ERR = 0 so ist die Überprüfung abgeschaltet.

Bit 17 - **Lagereglerbaustein defekt**

Der Lageregler-Baustein wurde als defekt erkannt und wird im weiteren Programmablauf als 'abgeschaltet'(siehe Bit 28) behandelt.

Bit 16 - **Keine Pulse**

Nach Beginn eines FAHR-Kommandos und Ablauf der Zeit 'T_ANTRIEBE' wurden vom Drehgeber keine Pulse registriert (keine Istwert-Änderung). Die Analog-Ausgangsspannung des Kanals wird auf '0' gesetzt - der Motor wird gestoppt. Das Bit wird bei jedem erneuten FAHR-Kommando zurückgesetzt.

Bit 15 - **P_MODE**

Der Lageregler-Kanal befindet sich im Positions-Modus. Der letzte ausgeführte Befehl war ein GOP-Kommando, d.h. der gelesene Reglerparameter v gibt nur die zum Positionieren maximal mögliche Geschwindigkeit (ohne Vorzeichen) an. Ist dieses Bit 'Null', entspricht der gelesene Reglerparameter v der momentanen Geschwindigkeit und Drehrichtung des Kanals.

Bit 14 - **Soft-Endlage links überschritten**

Während der Achsbewegung nach links wurde die Referenzposition (XREFL) überschritten. Die Achse wurde gestoppt und kann mit einem FAHRkommando nach rechts freigefahren werden. Das Bit wird gelöscht, wenn wieder ein Verfahr-Kommando innerhalb der beiden Software-Endlagen (XREFL u. XREFR) nach links ausgeführt wird.

Bit 13 - **Soft-Endlage rechts überschritten**

Während der Achsbewegung nach rechts wurde die Referenzposition (XREFR) überschritten. Die Achse wurde gestoppt und kann mit einem FAHR-Kommando nach links freigefahren werden. Das Bit wird gelöscht, wenn wieder ein FAHR-Kommando innerhalb der beiden Software-Endlagen (XREFL u. XREFR) nach rechts ausgeführt wird.

Bit 12 - **Referenz links gesetzt**

Der linke Endschalter XREFL bzw. der linke Referenzwert (außerhalb des linken Endschalters) wurde gefunden. Diese Position ist gültige Referenzmarke. Das Kommando 'GOESL' wird auf diese Marke positionieren. Es kann nur eine Referenz gültig sein (Bit 11 oder Bit 12).

Bit 11 - **Referenz rechts gesetzt**
Der rechte Endschalter XREFR bzw. der rechte Referenzwert (außerhalb des rechten Endschalters) wurde gefunden. Diese Position ist gültige Referenzmarke. Das Kommando 'GOESR' wird auf diese Marke positionieren. Es kann nur eine Referenz gültig sein (Bit 11 oder Bit 12).

Bit 10 - **Referenz links erreicht**
Der linke Endschalter XREFL bzw. der linke Referenzwert (außerhalb des linken Endschalters) wurde angefahren. Dazu gehört vereinbarungsgemäß der niedrigere bzw. negativere Zählerstand. Die Achse befindet sich genau auf der Position XREFL.

Bit 9 - **Referenz rechts erreicht**
Gleiche Bedeutung wie Bit 10 für den rechten Endschalter (Referenzwert) XREFR bzw. positiveren Zählerstand.

Bit 8 - **Referenz-Fehler**
Ein Befehl zum Suchen eines Referenzwertes konnte nicht erfolgreich ausgeführt werden, d.h. z.B. der Indexpuls (Home-Puls) lag innerhalb eines Bereiches von ±10% einer Umdrehung vom Endschalter entfernt (FESL/ FESR) oder der Abgleichpunkt lag innerhalb eines aktiven Endschalters (SESL/ SESR) (siehe hierzu auch Abschn.'FAHR-Kommandos').
Das Fehler-Bit wird jedesmal gelöscht, wenn die Ausführung eines dieser Befehle begonnen wird.

Bit 7 - **RAM - Fehler**
Im Speicher der VME-IPOS ist ein Fehler entdeckt worden. Dies tritt auf, wenn das Akku-gepufferte RAM mit den gesicherten Daten eine falsche CRC-Summe aufweist und daher eine Neuinitialisierung durchgeführt wurde. Normalerweise müssen dann die Referenzmarken neu ermittelt werden, da alle Daten und Parameter auf **DEFAULT** gesetzt werden. Das Bit wird durch 'INIT' gelöscht.

Bit 6 - **Breakpoint erreicht**
Noch nicht dokumentiert.

Bit 5 - **Interner Fehler**
Sammelfehler für alle Störungen, die von der Firmware oder vom Betriebssystem detektiert wurden. Bitte verständigen Sie den Hersteller.

Bit 4 - **Numerischer Fehler**
Bereichsüberschreitungen im Lageregler oder mathematische Fehler.

Bit 3 - **Noch nicht benutzt**

Bit 2 - **TIME-OUT**

Innerhalb eines FAHR-Kommandos ist eine Zeitüberschreitung aufgetreten, bevor das Kommando beendet werden konnte. Es wird die für die jeweilige Achse gesetzte Zeit XTOUT zu Beginn jedes Kommandos gestartet. Die Achse wird gestoppt. Das Bit wird durch jedes erneute FAHR-Kommando zurückgesetzt.

Bit 1 - **Endschalter rechts aktiv**

Die Achse befindet sich im rechten Endschalter, d.h. der entsprechende Digitaleingang ist spannungslos. Ein offener Eingang führt ebenfalls zum Setzen des Bits. Die Achse kann nicht mehr nach rechts verfahren werden.

Bit 0 - **Endschalter links aktiv**

Die Achse befindet sich im linken Endschalter, d.h. der entsprechende Digitaleingang ist spannungslos. Ein offener Eingang führt ebenfalls zum Setzen des Bits. Die Achse kann nicht mehr nach links verfahren werden.

1.3 Der besondere 'Kanal 0'

Über diesen Kanal werden die Global- und Synchron-Kommandos abgewickelt. Da er keinen Parameter-Satz für einen Regler enthält, steht sein Speicherbereich für spezielle Funktionen des Boards zur Verfügung.

1.3.1 RESET-Option

Die VME-IPOS enthält eine Watchdog-Schaltung (MAX 691) zur Überwachung der eigenen Aktivität, die bei fehlendem Trigger-Signal nach 1.0 Sekunden einen lokalen RESET auslöst. Ist die Steckbrücke J130 auf der VME-IPOS gesetzt (Default-Stellung), so wird außerdem ein VMEbus-RESET ausgelöst.

Zusätzlich wird dem Anwender im 'Kanal 0' der Parameter WATCHDOG mit den entsprechenden Kommandos zum Setzen und Triggern zur Verfügung gestellt. Wird er nicht beschrieben, ist die Funktion nicht eingeschaltet.

Ein Wert ≠ 0 plant eine Task WATCHDOG_TASK ein, die sofort einen RESET auslöst, wenn nicht innerhalb der in WATCHDOG_TIME gewählten Zeit das Kommando WATCHDOG_TRIGGER ausgeführt wird

1.3.2 Übersicht der Register/Parameter (Kanal 0)

Da Kanal 0 für besondere Funktionen reserviert ist, werden die Register und Parameter teilweise anders als bei den Kanälen 1 bis 5 genutzt.

Relative Adresse	Register (Parameter)	Daten-breite	Anmerkung	Default (INIT)
$10	Kommando-Status	W	-	0
$12	Kommando	W	-	0
$14	reserviert	W	-	:
:	:	:	-	:
$42	reserviert	:	-	:
$44	Kommando-Update	W	Update nach Trigger	0
$46	reserviert	:	-	:
:	:	:	-	:
$4F	reserviert	:	-	:
$50	SEMA	W	Semaphore all chans	-
$52	Checksumme	W	-	-
$54	reserviert	:	-	0
:	:	:	-	:
$7F	reserviert	:	-	:
$80	Parameter 1	LW	Transfer für Kommando	0
$84	Parameter 2	LW	reserviert	:
:	:	:	:	:
$8C	Parameter 4	LW	reserviert	:
$90	Kanal 0 -Status	LW	-	0
$94	IR-Mask-Register	LW	-	-
$98	* Para_String 0	B	Stringtransfer	Space
$99	* Para_String 1	B	Stringtransfer	Space
:	:	:	:	:
$B7	* Para_String 31	B	Stringtransfer	Space
$B8	Task-Update	W	-	-
$BA	reserviert	W	-	-
$BC	Mux-Out	LW	Ausgang Stellgr.-Multiplexer: (0 => alle, ≠0 => Nr. des Kanals	0
$C0	Mux-Delay	LW	in [msec]	1000
$C4	Endschalter-Position	LW	nur für programminterne Anwendungen	-
$C8	reserviert	LW	-	-
:	:	:	-	-
$F8	reserviert	LW	-	
$FC	WATCHDOG_TIME	LW	in [ms], 0 = inactive	0

* Zeichenkette im ASCII-Format (siehe auch Abschn.'System-Kommandos').

Tabelle 1.3.1: Register im Kanal 0

1.3.3 Bits im Regler-Status des Kanals 0

Der Regler-Status enthält die aktuelle Statusinformation aller Achsen und ist transparent, d.h. die einzelnen Bits geben den Zustand zum Zeitpunkt des Lesens wieder und werden nicht quittiert.

Alle Zustands-Bits werden auf '1' gesetzt, wenn die Funktion erfüllt ist.

Bit Data	Bit Pearl	Sammelfehler-Flag wird gesetzt (*)	Funktion bei gesetztem Bit
31	1		Sammelfehler
30	2		-
29	3		-
28	4		WD_ENABLE
27	5		Watchdog RESET
26	6		TASK not running correctly
25	7		-
24	8		-
:	:		:
:	:		:
2	30		-
1	31	*	Fehler digital Output
0	32	*	VCC nicht OK

Tabelle 1.3.2: Bits im Regler-Status des Kanal 0

Die Bedeutung der Status-Bits wird im folgenden erläutert.
Die Numerierung entspricht den Bits auf dem Datenbus.

Bit 31 **Sammelfehler**
Dieses Flag wird gesetzt, wenn die Fehler-Bits 'Fehler digital Output' oder/und 'VCC nicht OK' gesetzt werden.

Bit 30...29 **noch nicht benutzt**

Bit 28 - **WD_ENABLE**
Die Überwachungsfunktion Watchdog wurde mit einer WATCHDOG_TIME größer als Null aktiviert.

Bit 27 - **Watchdog RESET**
Die VME-IPOS hat einen RESET ausgeführt, da sich ein VMEbus-Master nicht in der angegebenen Zeit WATCHDOG_TIME gemeldet hat. Das Bit wird durch erneutes Setzen der WATCHDOG_TIME (SETWD) zurückgesetzt.

Bit 26 - **TASK not running correctly**

Die VME-IPOS-Firmware hat festgestellt, daß eine TASK sich nicht wie erwartet im RUN-Modus befindet. Daraufhin wird ein RESET auf der VME-IPOS ausgeführt. Das Bit wird durch erneutes Setzen der WATCHDOG_TIME (SETWD) zurückgesetzt.

Bit 25...2 **noch nicht benutzt**

Bit 1 **Fehler digital Output**

Es liegen ein oder mehrere Fehlermeldungen von den Treiberbausteinen LMD18400 an (siehe auch Hardware-Handbuch).

Bit 0 **VCC nicht OK**

Die Ausgangsspannung des DC/DC-Wandlers ist nicht OK, oder es liegt eine Fehlermeldung des Spannungsreglers für die Referenzspannungen vor.

1.4 Multiplexer-Mode

Die VME-IPOS ist in der Lage, die Stellgrößen der fünf Regler nacheinander auf einem Ausgangskanal auszugeben. Dadurch können beim Einsatz eines externen Multiplexers Servo-Verstärker zur Ansteuerung der Achsen eingespart werden (siehe auch Abb. 1.4.1).

Die Eingangsgrößen werden weiterhin für alle fünf Kanäle separat ausgewertet. Für jeden Kanal steht ein eigener Regler zur Verfügung. Mit den Freigabe-Ausgängen wird über einen Leistungsschalter (Multiplexer) der gewünschte Kanal selektiert. Es wird immer nur ein Kanal freigegeben. Die Freigabe-Ausgänge können außerdem die Endschalter-Eingänge des jeweiligen Motors an den Motorregler (Servo-Verstärker) schalten.

Der Multiplexer-Mode wird über das System-Kommando SETMX aktiviert, indem ein Parameter zwischen 1 und 5 für den gewünschten Ausgangskanal eingegeben wird. In der Default-Einstellung (nach INITALL) ist der VME-IMC5-kompatible Mode eingestellt.

Das System aktiviert den Multiplexer-Mode, wenn als erstes Kommando SETMX mit einem Parameter im Bereich zwischen (1 und 5) erkannt wird. Ist das erste Kommando nicht SETMX oder SETMX mit dem Parameterwert '0', so arbeitet die VME-IPOS im VME-IMC5-kompatiblen Mode.

Damit SETMX korrekt ausgeführt wird, muß das Kommando also vor dem ersten FAHRkommando abgesetzt werden!

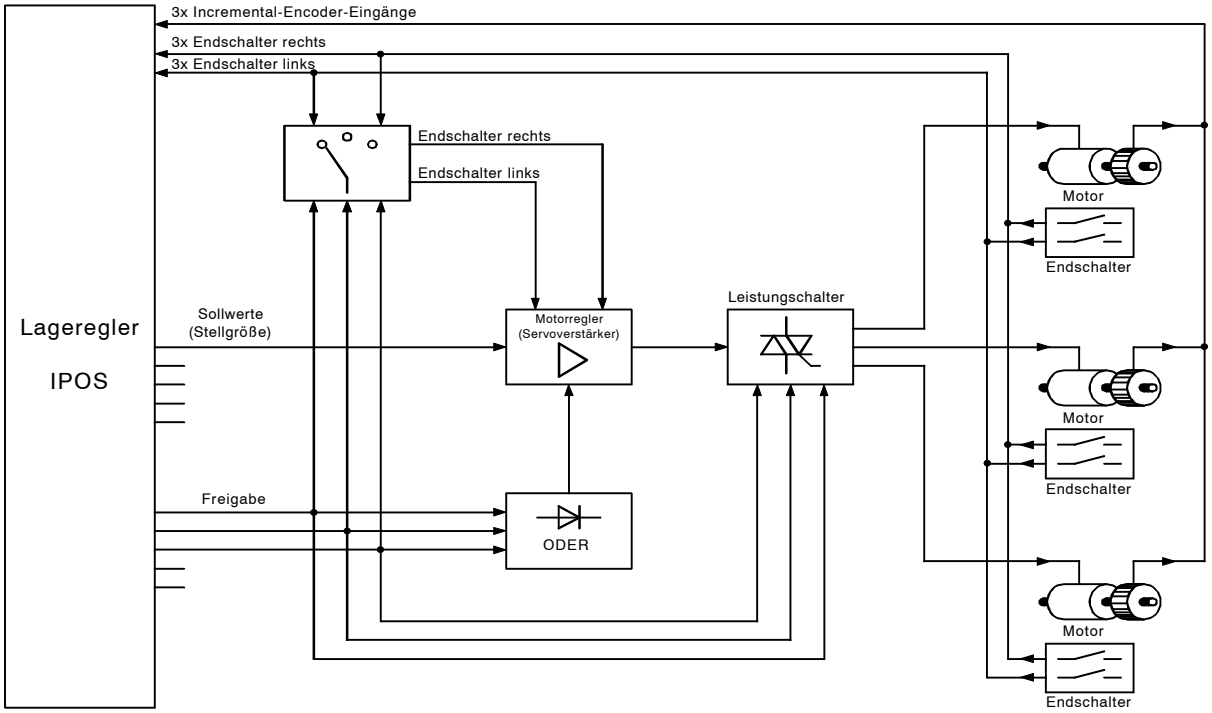


Abb. 1.4.1: Prinzipschaltung für den Einsatz externer Hardware bei Ausgabe der Stellgröße auf einem Ausgangskanal (Beispiel: Nur 3 Achsen angesteuert.)

Über das System-Kommando SETTM kann im Multiplexer-Mode eine Verzögerungszeit zwischen dem Abschalten des Kanals und der Freigabe des folgenden Kanals vorgegeben werden. Während dieser Zeit wird kein neues Fahr-Kommando ausgeführt.

Diese Verzögerungszeit soll sicherstellen, daß die Umschaltung des externen Leistungsschalters (Multiplexers) zwischen der Ansteuerung der verschiedenen Kanäle sicher erfolgen kann.

Die für den Multiplexer-Mode verfügbaren Kommandos werden in dem noch folgenden Kapitel 'SYSTEM-Kommandos' beschrieben.

2. Bedienung über Terminal

Für die Bedienung mit einem Terminal über die serielle Schnittstelle Port 1 stehen die wichtigsten Kommandos als SHELL-Tasks zur Verfügung. Die Firmware unterstützt die Televideo-Emulation.

Das Bedien-Interface wird grundsätzlich durch Eingabe von 'CTRL A' gestartet und antwortet mit '*' als Prompt.

Die Eingabe 'CTRL A' und '?' läßt die Liste der verfügbaren SHELL-Kommandos auf dem Bildschirm erscheinen.

Nach Eingabe des Befehls in der richtigen Syntax und mit den erforderlichen Parametern wird eine Subtask vom Betriebssystem generiert, die die Kommando-Schnittstelle nach Kapitel 1 parametriert und den TRIGGER auslöst.

Im folgenden bedeuten:

achse	-	Nummer der anzusteuernden Achse 1...5
position	-	Zielposition in Schritten absolut
geschwindigkeit	-	Geschwindigkeit in Schritten/Sample-Intervall
[...]	-	Einheit des eingegebenen Wertes
CR	-	Carriage Return

3. Bedienbefehle

3.1 FAHR-Kommandos

Allen FAHR-Kommandos ist gemeinsam, daß für die entsprechende Achse ein neuer Sollwert angefahren wird, d.h. diese Kommandos führen in der Regel zum Schalten des Freigabeausgangs und zur Aktivierung des Achsen-Reglers.

Zu Beginn jedes Kommandos werden die Bits 'Time-Out' und 'Keine Pulse' gelöscht. Das Bit '**Lageregler aktiv**' wird gesetzt und die Überwachungszeiten 'Time_Out' und 'T_Antriebe' werden gestartet.
Jetzt wird das entsprechende Kommando von der **Task 'lageregler'** ausgeführt und anschließend das Bit 'Lageregler aktiv' wieder zurückgesetzt.

Sollten die Zeiten 'Time-Out' oder 'T_Antriebe' vorher überschritten werden, so werden die Fehler-Bits gesetzt und ein noch laufendes Kommando wird abgebrochen. Die entsprechende Achse wird sofort gestoppt.

Code	Mnemo	FAHR-Kommando	Parameter 1 (Eingabe)	Parameter 2
$001X	GOP	Sollwert anfahren	Sollwert XSOLL	-
$002X	STOP	Stop-Servo	-	-
$003X $004X	FESL FESR	Finde Referenz-links Finde Referenz-rechts	Neues XREFL, XABGLOFF (optional) Neues XREFR, XABGLOFF (optional)	Index-Position L (Rückgabe) Index-Position R (Rückgabe)
$005X $006X	GOESL GOESR	Anfahren Referenz-links Anfahren Referenz-rechts	XABGLL (bekannt), XABGLOFF (optional) XABGLR (bekannt), XABGLOFF (optional)	XDIFFL (Eingabe) XDIFFR (Eingabe)
$007X	GOV	V-Modus fahren	Geschwindigkeit*	-
$008X	AAUS	Achse abschalten	-	-
$009X $00AX	SESL SESR	Suche Endschalter links Suche Endschalter rechts	Neues XABGLL, XABGLOFF (optional) Neues XABGLR, XABGLOFF (optional)	XDIFFL (Rückgabe) XDIFFR (Rückgabe)

* Die Geschwindigkeit wird in Schritten (Teilstrichen) / 22.4 s eingegeben.

Tabelle 3.1.1: FAHR-Kommandos

3.1.1 GOP - Sollwert anfahren

Der in XSOLL stehende Sollwert wird auf Bereichsüberschreitung überprüft (XREFL, XREFR) und anschließend angefahren. Dabei werden die Regel-Parameter sowie die aktuellen Werte für maximale Beschleunigung und Geschwindigkeit beibehalten.
Das Erreichen der Soll-Position (XSOLL = XIST) wird über den Status gemeldet.

Eingabe über SHELL:

```
GOP achse, position [Striche absolut] CR
```

3.1.2 FESL/FESR - Finde Referenz links/rechts

Mit dieser Funktion werden eindeutige, reproduzierbare Referenzmarken definiert. Nach erfolgreicher Durchführung wird der entsprechende Referenzwert und die Soll-Position auf die in 'Parameter 1' angegebene Koordinate gesetzt, so daß alle weiteren FAHR-Kommandos sich auf diese Referenzmarke beziehen müssen.

Als Referenzpunkt ist der erste HOME-Index definiert, der nach dem Einfahren in den Endschalter und anschließender Drehrichtungsumkehr gefunden wird.

Es kann jeweils nur eine der beiden möglichen Positionen als Referenz **wirksam** sein.
Während der Abarbeitung eines der beiden Kommandos sind jedoch sowohl Referenz links und Referenz rechts gleichzeitig gesetzt. Die Task 'lageregler' ist aktiv.

Ist der Vorgang des Referenzpunktsuchens erfolgreich abgeschlossen (Bit 16 - 'Keine Pulse' und Bit 2 - 'Time Out' wurden nicht gesetzt), bleibt das entsprechende Bit für den jeweils aktuellen Referenzpunkt gesetzt (links **oder** rechts). Die Task 'lageregler' wird inaktiv, und das Bit 'Lageregler aktiv' wird zurückgesetzt.

Der Abstand vom Einfahrpunkt in den Endschalter zum gefundenen Referenzpunkt wird ausgewertet und als 'Parameter 2' zurückgegeben.

Eingabe über SHELL:

```
FESL  achse,
      position [Striche absolut],
      0,
      XABGLOFF [Striche absolut] CR
```

```
FESR  achse,
      position [Striche absolut],
      0,
      XABGLOFF [Striche absolut] CR
```

XABGLOFF:
Durch Eingabe eines Wertes ungleich 0 für XABGLOFF kann der interne Positionscount (Home-Position) verschoben werden:
Der gesamte Verfahrweg der Achse beträgt $-(2^{15}-1)...+2^{15}$ Striche. Mit XABGLOFF kann die physikalischen Abgleichposition außermittig der Verfahrstrecke angeordnet werden.
Wird für XABGLOFF kein Wert oder der Wert 0 eingegeben, so wird die physikalische Abgleichposition als Referenz genommen.
Die folgende Abbildung soll die Bedeutung von XABGLOFF verdeutlichen.

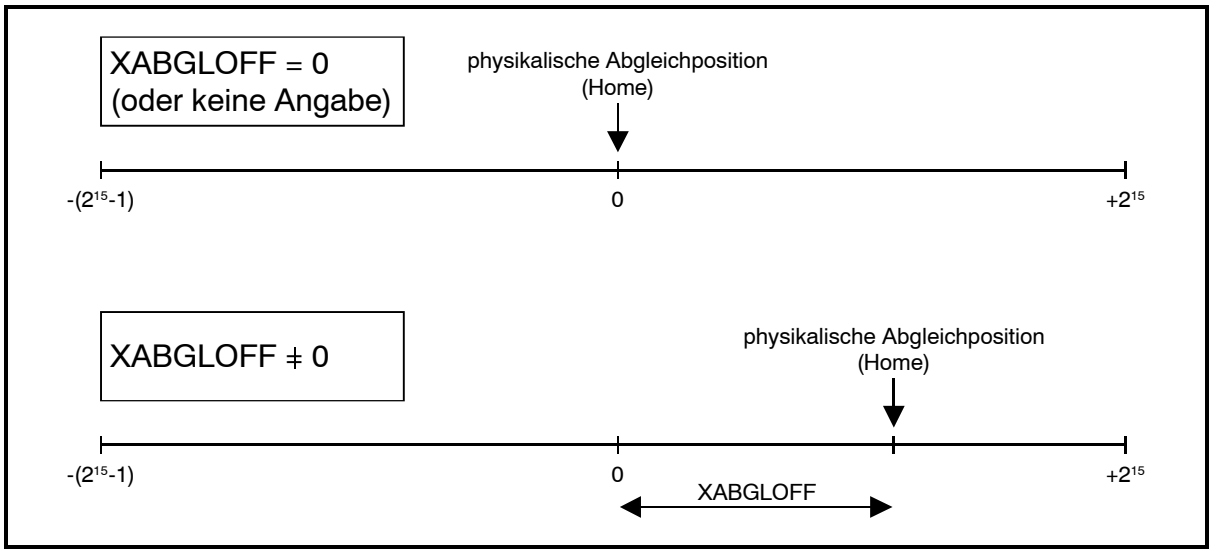


Abb. 3.1.1: Bedeutung des Parameters XABGLOFF

Um sicherzustellen, daß der Referenzpunkt nicht wegen der Toleranzen des Endschalters 'übersehen' wird, ist ein Toleranzband von ±10% einer Umdrehung vor und nach dem Auslösen des Endschalters festgelegt. Liegt der letzte Index-Puls innerhalb dieses Toleranzbandes, wird das Referenz-Fehler-Bit gesetzt:

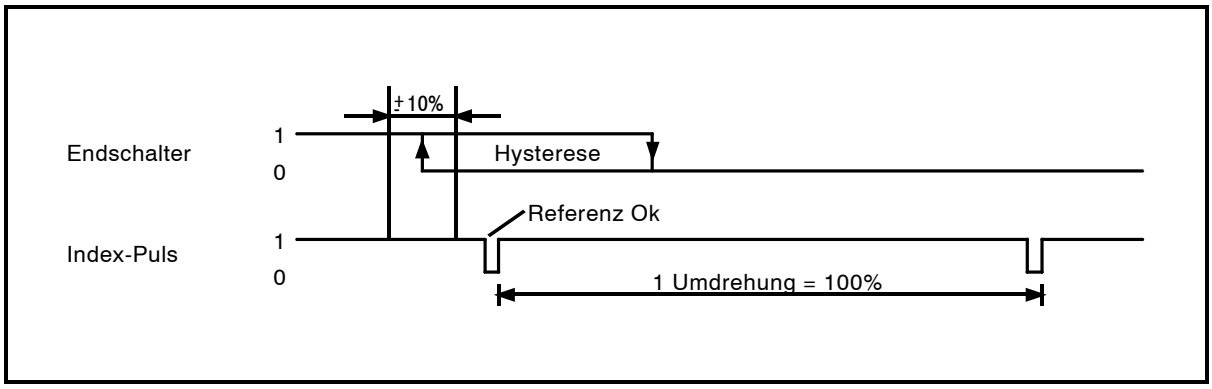


Abb. 3.1.2: Referenzmarke korrekt

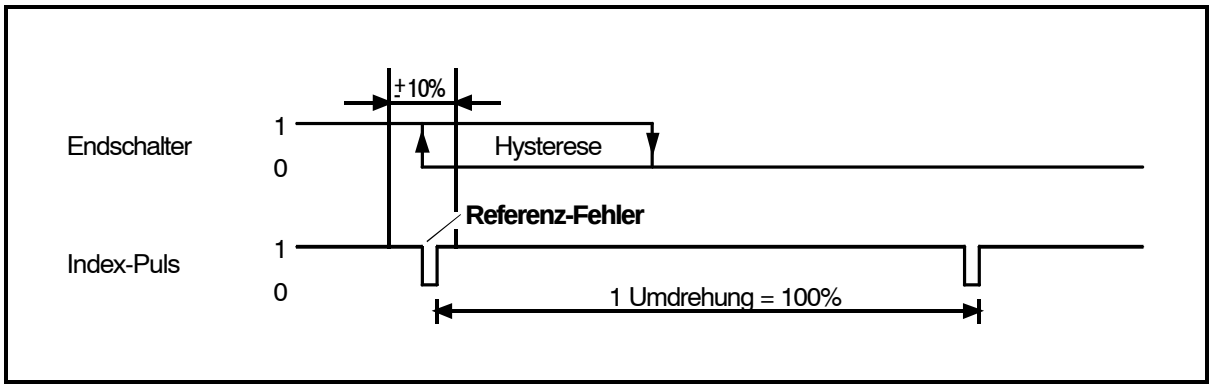


Abb. 3.1.3: Referenz-Fehler

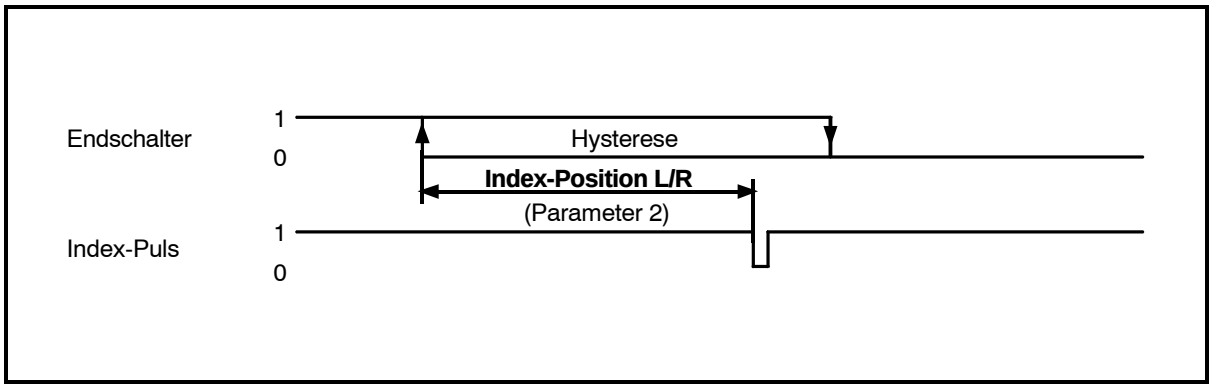


Abb. 3.1.4: Angabe von Parameter 2/Index-Position

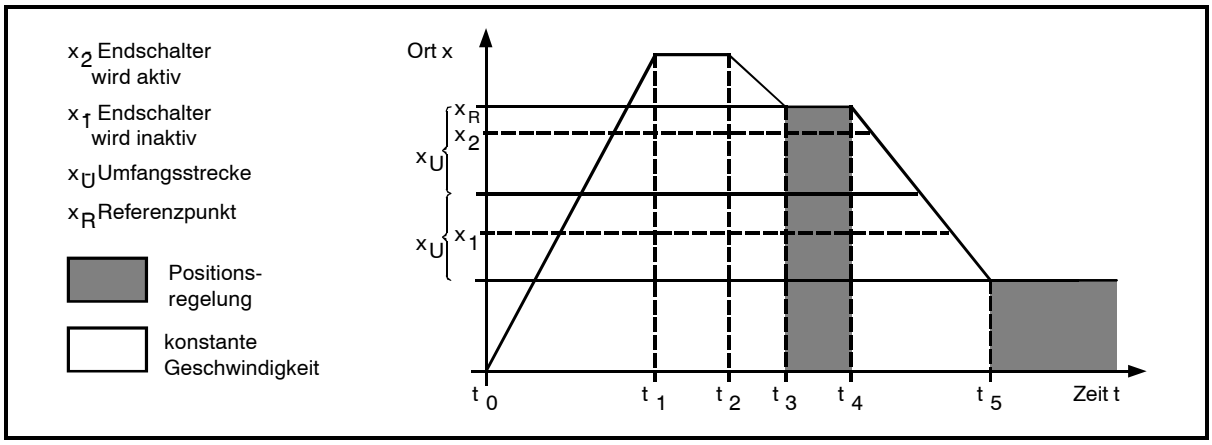


Abb. 3.1.5: Zeitlicher Ablauf der Kommandos FESL/FESR

Zeitraum	Geschw.	
$t_0...t_1$	+ Vmax	Einfahren in den Endschalter
$t_1...t_2$	0	Wartezeit bei Richtungsumkehr T_WAIT
$t_2...t_3$	- Vmin	Anfahren der ersten HOME-Position
$t_3...t_4$	f(dx)	Setzen des Parameter2 (Positions-Regelung)
$t_4...t_5$	- Vmax	Ausfahren aus dem Endschalter
t_5...->	f(dx)	Erste HOME-Position außerhalb (Positions-Regelung)

Tabelle 3.1.2: Ablaufschritte der Kommandos FESL/FESR

3.1.3 SESL/SRSR - Suche Endschalter links/rechts

Mit dieser Funktion können die Endschalter-Referenzmarken definiert werden. Bei diesem Verfahren wird der erste Schaltpunkt des Endschalters beim Einfahren zur Bestimmung der Referenz herangezogen. Als Bezugspunkt dient die vorher definierte Marke XABGL, an der der mechanische Abgleich stattfindet.

Funktionsablauf:

1. Die Achse befindet sich in der Abgleichposition XABGLL, bzw. XABGLR und fährt nach dem Aufruf der Funktion in Richtung des gewählten Endschalters.
   Die Abgleichposition darf weder im Bereich des einen noch des anderen Endschalters liegen! Tritt dieser Fall ein, so wird das Kommando nicht ausgeführt und das Fehler-Bit 'Referenz-Fehler' (Bit 8) wird gesetzt.

2. Das Auslösen des Endschalters bestimmt die Endschalter-Einschaltposition XESL, bzw. XESR.

3. Nach der Bestimmung der Einschaltposition fährt die Achse zurück zur Abgleichposition XABGLL, bzw. XABGLR.
   Der Abstand von der erkannten Endschalter-Einschaltposition XES zum vorher definierten Abgleichpunkt XABGL wird berechnet und als 'Parameter 2' zurückgegeben:
   XDIFFL = XESL - XABGLL
   XDIFFR = XESR - XABGLR

Es kann jeweils nur eine der beiden möglichen Positionen als Referenz **wirksam** sein.
Während der Abarbeitung eines der beiden Kommandos sind jedoch sowohl Referenz links und Referenz rechts gleichzeitig gesetzt. Die Task 'lageregler' ist aktiv.

Ist der Vorgang des Referenzpunktsuchens erfolgreich abgeschlossen (Bit 16 - 'Keine Pulse' und Bit 2 - 'Time Out' wurden nicht gesetzt), bleibt das entsprechende Bit für den jeweils aktuellen Referenzpunkt gesetzt (links **oder** rechts). Die Task 'lageregler' wird inaktiv, und das Bit 'Lageregler aktiv' wird zurückgesetzt.

Eingabe über SHELL:

```
SESL   achse,
       Abgleichposition XABGLL [Striche absolut],
       0,
       XABGLOFF  [Striche absolut] CR
```

```
SESR   achse,
       Abgleichposition XABGLR [Striche absolut],
       0,
       XABGLOFF  [Striche absolut] CR
```

Durch Eingabe eines Wertes ungleich 0 für XABGLOFF kann der interne Positionscount (Home-Position) verschoben werden (siehe Seite 24 unten).

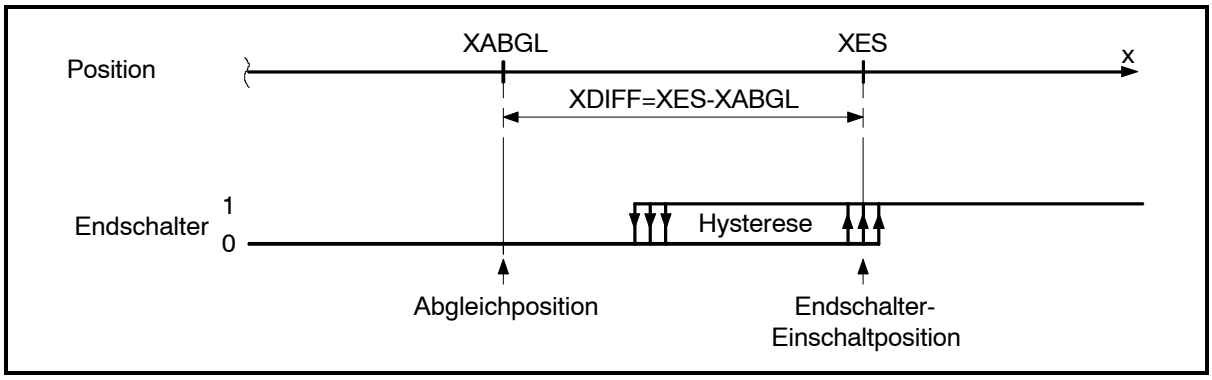


Abb. 3.1.5: Suchen der Endschalter mit SESL/SESR

3.1.4 GOESL/GOESR - Anfahren der Abgleichposition links/rechts

Die bei den Funktionen SESL/SESR zur Bestimmung der Einschaltposition der Endschalter verwendeten Abgleichpositionen XABGLL, bzw. XABGLR werden angefahren.

Funktionsablauf:

1. Die Achse steht an einer beliebigen Stelle. Für den erster Parameter wird der bekannte frühere Wert der Abgleichposition (XABGLL/XABGLR) eingegeben. Der zweite Parameter wird mit dem über SESL/SESR ermittelten Abstand zum Endschalter (XDIFFL/XDIFFR) besetzt.

2. Nach dem Aufruf fährt die Achse zum gewählten Endschalter.

3. Ist die Endschalter-Einschaltposition gefunden, fährt die Achse um die Strecke XDIFF zurück und bleibt dort stehen. Jetzt ist die alte Abgleichposition wieder erreicht und der Wert für XABGL wird diesem Punkt zugeordnet.

Eingabe über SHELL:

GOESL	achse,		
	Abgleichposition	XABGLL	[Striche absolut] ,
	Abstand	XDIFFL	[Striche absolut] ,
	Home Offset	XABGLOFF	[Striche absolut] CR

GOESR	achse,		
	Abgleichposition	XABGLR	[Striche absolut] ,
	Abstand	XDIFFR	[Striche absolut] ,
	Home Offset	XABGLOFF	[Striche absolut] CR

Durch Eingabe eines Wertes ungleich 0 für XABGLOFF kann der interne Positionscount (Home-Position) verschoben werden (siehe Seite 24 unten).

3.1.5 GOV - Im V-Modus konstante Geschwindigkeit fahren

Die in 'Parameter 1' vorgegebene Geschwindigkeit wird für die entsprechende Achse eingestellt. Die Drehrichtung wird durch das Vorzeichen des Parameters, die ausgegebene Analogspannung sowie den Anschluß des Servo-Verstärkers bestimmt.

Positive Geschwindigkeiten führen zu einer positiven Ausgangsspannung.

Der Lageregler erwartet daraufhin bei ordnungsgemäßer Funktion positive Inkremental-Signale, d.h. steigenden Zählerstand.

v	Ua	Increments	Richtung
+	+	steigend	rechts
-	-	fallend	links

Tabelle 3.1.3: Festlegung der Drehrichtung

Das Erreichen eines Endschalters oder einer Software-Endlage, die Funktion **STOP** oder ein neues FAHR-Kommando beenden den Verfahrvorgang.

Eingabe über SHELL:

```
GOV achse, geschwindigkeit [Pulse/Sample_Intervall] CR
```

3.1.6 STOP

Der Lageregler beendet laufende Verfahrvorgänge unabhängig von der Position des Istwertes (XIST).

Eingabe über SHELL:

```
STOP achse CR
```

3.1.7 AAUS - Achse wird abgeschaltet

Die Achse wird abgeschaltet und das Bit 'Achse AUS per Jumper o. Software' im Regler-Status (Bit 28) wird gesetzt.

Eingabe über SHELL:

```
AAUS achse CR
```

3.2 PARA-Kommandos

Code	Mnemo	PARA-Kommando	Parameter 1	Einheit
$801X	INIT	Achse initialisieren	-	-
$802X	SETTO	Set Time-Out	XTOUT	ms
$803X	SETTOL	Set Toleranz	Tol	Striche
$804X	SETKP	Set Filter Kp	Kp	Volt/Strich
$805X	SETKD	Set Filter Kd	Kd	Volt/Strich
$806X	SETKI	Set Filter Ki	Ki	Volt/Strich
$807X	SETIL	Set Filter IL	IL	Volt
$808X	SETAM	Set Filter Amax	A_max	Pulse/Sample_Intervall²
$809X	SETVM	Set Filter Vmax	V_max	Pulse/Sample_Intervall
$80AX	SETVR	Set V min für Referenz suchen	V_min	Pulse/Sample_Intervall
$80BX	SETTW	Set T_WAIT für Richtungsumkehr	T_WAIT	ms
$80CX	SETTD	Set T_DISABLE	T_DISABLE	ms
$80DX	SETSZ	Set Strichzahl	STRICHZ	Pulse/Umdrehung
$80EX	SETEL	Set Softendlage links	XREFL	Striche
$80FX	SETER	Set Softendlage rechts	XREFR	Striche
$810X	SETTA	Set Time Antriebe	T_ANTRIEBE	ms
$811X	SETSI	Set Sample-Faktor für Kd	SAMPLE	-
$812X	SETME	Set Max Error-Position	MAX_ERR	Striche

Tabelle 3.2.1: PARA-Kommandos

Für die Parametrierung des Reglers geht man von der Formel

$$u_{(n)} = Kp * e_{(n)} + Ki \sum e_{(n)} + Kd[e_{(n')} - e_{(n'-1)}]$$

für ein PID-Modul aus.

Hierbei ist $u_{(n)}$ die Reglerausgangsgröße (in Volt) zum Abtastintervall n und $e_{(n)}$ die Regelabweichung (in Strichen absolut) zum Sample-Zeitpunkt n.
Kp, Ki, und Kd sind diskrete Filterparameter und können vom Anwender individuell eingestellt werden. **Die Abtastzeit n' beträgt bei der Platine VME-IMC5 konstant 341 µs. Die Abtastzeit n' der VME-IPOS beträgt konstant 1024 µs (= 3 x 341 µs).**

Die Parameter werden auf die Bereichsgrenzen überprüft und anschließend in die entsprechenden Controller-Register geladen.

Sind keine besonderen Angaben zum Wertebereich der Parameter beschrieben, gilt das vorzeichenbehaftete Langword von 0 bis ±2,147,483,647 (bzw. $00000000 - $FFFFFFFF).
Die Sinnfälligkeit eines Vorzeichens ergibt sich bei den einzelnen Parametern von selbst.

3.2.1 INIT

Alle Regler-Parameter werden mit den Default-Werten belegt (siehe 'Tabelle der Register/Parameter'). Laufende FAHR-Kommandos werden sofort abgebrochen und die Fehler-Bits bis auf die Endschalter-Bits und das Bit 'Achse AUS per Jumper' zurückgesetzt.

Eingabe über SHELL:

```
INIT achse CR
```

3.2.2 SETKP

Setzt den Kp-Wert ('Kp') des PID-Reglers.
Der Wertebereich erstreckt sich von 0 bis 32,767 entsprechend
-10V/Teilstrich...+10V/Teilstrich.

Eingabe über SHELL:

```
SETKP achse, Kp [Volt/Strich] CR
```

3.2.3 SETKD (VME-IMC5)

Setzt den Kd-Wert ('Kd') des PID-Reglers.
Der Wert bezieht sich auf den Sample-Intervall von 341 µsec multipliziert mit dem Faktor 'SAMPLE'.
Der Wertebereich erstreckt sich von 0 bis 32,767 entsprechend
-10V/Teilstrich...+10V/Teilstrich.

Eingabe über SHELL:

```
SETKD achse, Kd [Volt/Strich] CR
```

Neu in der VME-IPOS-Firmware:
Der Wert bezieht sich auf den Sample-Intervall von 3 x 341 µsec (= 1024 µsec) multipliziert mit dem Faktor 'SAMPLE'.

3.2.4 SETSI (VME-IMC5)

Setzt den Faktor 'SAMPLE' für die Auflösung des Sample-Intervalls des Reglerparameters 'Kd'. Der Faktor multipliziert die Abtastzeit von 341 µsec mit dem angegebenen Wert. 'SAMPLE' kann Werte von 1 bis 256 annehmen.

Sample-Intervall für Kd = SAMPLE * 341 µsec

Eingabe über SHELL:

SETSI achse, SAMPLE CR

Neu in der VME-IPOS-Firmware:
Die Abtastzeit von 1024 µsec wird mit dem angegebenen Faktor multipliziert. Das Sample-Intervall ergibt sich danach wie folgt:
Sample-Intervall für Kd = SAMPLE * 1024 µsec

3.2.5 SETKI

Setzt den Ki-Wert ('Ki') des PID-Reglers.
Der Wert bezieht sich auf den Sample-Intervall von 341 µsec .
Der Wertebereich erstreckt sich von 0 bis 32,767 entsprechend
-10V/Teilstrich...+10V/Teilstrich.

Eingabe über SHELL:

SETKI achse, Ki [Volt/Strich] CR

Anmerkung zu der VME-IPOS-Firmware:
Um zur bisherigen VME-IMC5-Firmware kompatibel zu bleiben, erfolgt hier eine interne Umrechnung des Sample-Intervalls. Dadurch beträgt hier das Intervall weiterhin 341 µsec.

3.2.6 SETIL (wind-up-Verhalten)

Begrenzt das Integralglied des PID-Reglers.
Der Wertebereich erstreckt sich von 0 bis 32,767 entsprechend
-10V..+10V.

Eingabe über SHELL:

SETIL achse, IL [Volt] CR

3.2.7 SETAM

Gibt die maximale Beschleunigung für das Anfahren und Abbremsen für alle FAHR-Kommandos (außer STOP) an. Damit wird der Rampenverlauf während des Positionier-vorganges festgelegt.

Die Einheit bezieht sich auf den Sample-Intervall von 341 µsec (VME-IMC5 und VME-IPOS) und muß zur Darstellung des ganzzahligen und gebrochenen Anteils mit dem Faktor von 65,536 multipliziert werden.
Die Beschleunigung liegt dann im Wertebereich von 0 bis 1,073,741,823.

[A] = Impulse je (Sample-Intervall)² * 65,536
A = a[Impulse je sec²] * (341E-6)² * 65,536

Eingabe über SHELL:

SETAM achse, A_max [Pulse/(Sample_Intervall)²] CR

3.2.8 SETVM

Gibt die maximale Geschwindigkeit für alle FAHR-Kommandos an. Damit wird die Höhe der Geschwindigkeitsrampe während des Positioniervorganges festgelegt.
Die Übernahme erfolgt beim nächsten FAHR-Kommando auf diesem Kanal.

Die Einheit bezieht sich auf den Sample-Intervall von 341 µsec (VME-IMC5 und VME-IPOS) und liegt dann im Wertebereich von 0 bis ±1,073,741,823.

[V] = Impulse je Sample-Intervall * 65,536
[V] = Impulse je 22.37 sec
V = v[Impulse je sec] * 341E-6 * 65,536

Eingabe über SHELL:

SETVM achse, V_max [Pulse/Sample_Intervall] CR

3.2.9 SETVR

Gibt die Geschwindigkeit zum Suchen des Indeximpulses nach dem Stop im Endschalter an. Die Übernahme erfolgt beim nächsten FAHR-Kommando auf diesem Kanal.

Die Einheit und der Wertebereich entsprechen den des Befehls SETVM.

Eingabe über SHELL:

SETVR achse, V min [Pulse/Sample_Intervall] CR

3.2.10 SETSZ

Mit diesem Kommando wird die Auflösung des Encoders der VME-IPOS mitgeteilt. Die Strichzahl 'STRICH' wird beim Suchen der Referenzpunkte (FESL/R) benötigt, um dort entscheiden zu können, ob sich der Endschalter zu nah am Indeximpuls befand.

Die Strichzahl wird in Impulsen je Umdrehung angegeben und ergibt sich aus den Impulsen des Encoders.

STRICH = Encoderpulse je Umdrehung * 4

Eingabe über SHELL:

SETSZ achse, STRICHZ [Pulse/Umdrehung] CR

3.2.11 SETEL

Mit diesem Befehl wird die Software-Endlage rechts neu festgelegt.
Überschreitet der Istwert (XIST) während einer Bewegung die Position der Software-Endlage (XREFL), wird die Achse gestoppt und das Fehler-Bit 'Soft-Endlage links überschritten' gesetzt. Ein Fahren in negative Richtung ist nicht mehr möglich.

Ein 'GOP'-Kommando, dessen Parameter einen Sollwert (XSOLL) außerhalb der Software-Endlage (XREFL) angibt, wird nicht an den 'Lageregler' übergeben und führt zum Parameter-Fehler im Kanal-Status (Abschn. 1.1).

Zu beachten ist, daß nach dem Suchen des linken Endschalters (FESL) die linke Endlage auf die vom 'Parameter 1' angegebene linke Referenzposition (XREFL) gesetzt wird. Diese kann aber anschließend auf einen selbst definierten Wert gesetzt werden, ohne dabei mit der internen Referenzposition des 'Lagereglers' (HOME-Impuls des Encoders) in Konflikte zu kommen.

Eingabe über SHELL:

SETEL achse, XREFL [Striche absolut] CR

3.2.12 SETER

Gleiche Bedeutung wie 'SETEL' für die rechte Software-Endlage (XREFR) im Zusammenhang mit einer positiven Bewegung.

Eingabe über SHELL:

SETER achse, XREFR [Striche absolut] CR

3.2.13 SETTD

Mit diesem Kommando wird die Ausschaltzeit des Freigabe-Ausgangs in Millisekunden bestimmt.
Nach der letzten Bewegung der Achse bleibt der Kanal noch die angegebene Zeit (T_DISABLE) auf Freigabe, bevor er abgeschaltet wird.

Der Wertebereich liegt zwischen 0 und 2^{32}-1.

Bei T_Disable=0 wird die Achse nicht abgeschaltet.

Eingabe über SHELL:

SETTD achse, T_DISABLE [ms] CR

3.2.14 SETTW

Gibt die Wartezeit in Millisekunden an, welche vor der Richtungsumkehr des Kanals zwischen zwei 'GOP'-Kommandos eingefügt wird.

Zu beachten ist hier, daß die Zeit 'T_ANTRIEBE' einen entsprechend größeren Wert erhält, da es sonst zu scheinbaren Fehlern führen kann.
Der Wertebereich liegt zwischen 0 und 2^{32}-1.

Eingabe über SHELL:

SETTW achse, T_WAIT [ms] CR

3.2.15 SETTA

Setzt die maximale Zeit, vom Beginn eines FAHR-Kommandos bis zur ersten Bewegung der Achse um mindestens ein Impuls.

Nach dem Trigger-Kommando ($0 auf $80002) und dem Ablauf der Antriebszeit (T_ANTRIEBE) muß dann eine Änderung des Istwertes (XIST) erfolgt sein. Wird diese Zeit überschritten, wird die Achse gestoppt, und das Fehler-Bit 'Keine Pulse' gesetzt.
Die Überwachung wird nicht aktiviert, wenn eine Zeit T_ANTRIEBE=0 angegeben wird.

Der Wertebereich liegt zwischen 0 und 2^{32}-1.

Eingabe über SHELL:

```
SETTA achse, T_ANTRIEBE [ms] CR
```

3.2.16 SETTO

Setzt die maximale Zeit in Millisekunden, die zum Ausführen eines FAHR-Kommandos benötigt werden darf.

Nach dem Trigger-Kommando ($0 auf $80002) und dem Ablauf der Time-Out-Zeit (XTOUT) muß dann der 'Lageregler' das letzte FAHR-Kommando beendet haben, und der Sollwert (XSOLL) muß mit dem Istwert (XIST) übereinstimmen. Wird diese Zeit überschritten, wird die Achse gestoppt, und das Fehler-Bit 'TIME-OUT' gesetzt.

Wird das FAHR-Kommando 'GOV' verwendet, wird nach dieser Zeit nur getestet, ob der 'Lageregler' das FAHR-Kommando ausgeführt hat, da hier keine definierten Positionen angefahren werden.
Die Überwachung wird nicht aktiviert, wenn diese Zeit (XTOUT) kleiner oder gleich der Zeit 'T_ANTRIEBE' ist.

Der Wertebereich liegt zwischen 0 und 2^{32}-1.

Eingabe über SHELL:

```
SETTO achse, XOUT [ms] CR
```

3.2.17 SETME

Die maximale Error-Position (MAX_ERR) legt die maximale Regelabweichung des PID-Reglers fest. Beim Überschreiten des Wertes 'MAX_ERR' wird die Achse gestoppt und das Fehler-Bit 'Schleppfehler zu groß' gesetzt.

Oftmals tritt diese Funktion auch in Kraft, wenn sich die Achse gar nicht bewegt und die Zeit für 'T_ANTRIEBE' zu groß gewählt wurde.

Es sind Werte im Bereich von 0 bis 32,767 zugelassen, wobei der Wert Null die Kontroll-funktion außer Kraft setzt.

Eingabe über SHELL:

SETME achse, MAX_ERR [Striche absolut] CR

3.2.18 SETTOL

Setzt den Wert für die Toleranz.

Der Wert TOL bestimmt die zulässige bleibende Regelabweichung, d.h. ist |ist-soll| ≤ Tol, gilt die Sollposition als erreicht.

SETTOL achse, Tol [Striche absolut] CR

3.3 SYSTEM-Kommandos

Die System-Kommandos können nur über 'Kanal 0' abgewickelt werden, da sie für alle Achsen bzw. für das System gültig sind.

Code	Mnemo	SYSTEM-Kommando	Parameter 1	Para_String
$4010	INITALL	Initialisiere Achse	-	-
$4020	SETWD	Watchdog setzen	WATCHDOG_TIME [msec]	-
$4030	TRGWD	Watchdog triggern	-	-
$4040	XCMD	führt Kommando aus	-	kommando
$4050	BILD	Wahl der Diagnoseseite	Bild-Nr.	-
$4060	SETWZ	Set Wartezeit	Wartezeit [sec]	-
$4070	SETMX	Set Mux-Out	achse [0,1,...5]	-
$4080	SETTM	Set Mux-Delay	delay-time [msec]	-

Tabelle 3.3.1: SYSTEM-Kommandos

3.3.1 INITALL

Alle Servos werden gestoppt, die Achsen-Parameter neu initialisiert und die gespeicherten Daten gelöscht. Die in der Liste der Parameter genannten Default-Werte werden eingestellt. Der Parameter Mux-Out wird auf '0' gesetzt, d.h. der Standard-Mode (fünf separate Stellgrößen-ausgänge) ist aktiv!

3.3.2 SETWD und TRGWD (Watchdog setzen und triggern)

Die in WATCHDOG_TIME angegebene Zeit in msec wird mit **Watchdog setzen (SETWD)** in das Parameter-Feld in 'Kanal 0' übertragen. Gleichzeitig wird eine Task eingeplant, die nach WATCHDOG_TIME einen RESET auslöst, wenn nicht vorher mit **Watchdog triggern (TRGWD)** nachgetriggert wird.

Diese Überwachung bleibt solange bestehen, bis die WATCHDOG_TIME auf '$00000000' gesetzt wird oder ein RESET/ABORT auf der VME-IPOS ausgeführt wird.

Nach RESET/ABORT kann eine bereits gesetzte WATCHDOG_TIME mit Watchdog triggern (TRGWD) erneut aktiviert werden.

3.3.3 XCMD

Die im 'Para_String' (siehe auch 'Der besondere Kanal 0') enthaltende Zeichenkette im ASCII-Format wird als Kommando an den RTOS-Kommandoprozessor übergeben und dort ausgeführt.

Somit ist es möglich, jedes verfügbare Kommando lokal auf der VME-IPOS über den VMEbus auszuführen (z.B. 'DATESET').

3.3.4 BILD

Die 'monitor'-Task gibt eine tabellarische Übersicht über die Kommandokanäle und die laufenden Aktivitäten der 5 Achsen auf zwei Bildschirmseiten aus.

Zwischen den Bildseiten kann mit dem SYSTEM-Kommando BILD gewechselt werden.

Bild Nr.1 enthält eine Gesamtübersicht. In Bild Nr.2 wird der Status der einzelnen Achsen aufgeschlüsselt.

Eingabe über SHELL:

BILD n CR

n= 0,1,2,3

0 = refresh
1...4 = Bilder

3.3.5 SETWZ

Zu Testzwecken kann der Programmablauf verzögert werden. Dazu wird mit dem Kommando SETWZ die Wartezeit in Sekunden gesetzt. Die Wartezeit kann von 0 bis 10 sec. variiert werden. Diese Wartezyklen verzögern die Suche der Referenzmarken und somit den Programmablauf.

Die gesetzte Wartezeit wirkt nach **jedem** Befehl bzw. Einzel-Schritt in der Task 'lageregler' (z.B. 'Suchen Ref.-lks')!

3.3.6 SETMX

Die VME-IPOS ist in der Lage, die Stellgrößen der fünf Regler nacheinander auf einem Ausgangskanal auszugeben.

SETMX = '0'	->	VME-IMC5-kompatibler Mode: Für jeden der fünf Regler wird die Stellgröße auf einem eigenen Analog-Ausgang ausgegeben (Default-Einstellung nach INITALL).
SETMX = achse (1...5)	->	Multiplexer-Mode: Die Stellgrößen der fünf Regler werden alle auf einem Kanal ausgegeben: In Parameter 1 wird der Kanal (achse) für die Ausgabe der Stellgröße angegeben.

Damit SETMX korrekt ausgeführt wird, muß das Kommando vor dem ersten Fahrkommando abgesetzt werden! Andernfalls wird der VME-IMC5-kompatible Mode eingestellt.

Eingabe über SHELL:

```
SETMX 0, achse CR
```

3.3.7 SETTM

Werden über SETMX die Stellgrößen der fünf Kanäle auf einem Analog-Ausgang ausgegeben, so wird über SETTM eine Verzögerungszeit zwischen dem Abschalten des Kanals und der Freigabe des folgenden Kanals vorgegeben. Während dieser Zeit wird kein neues Fahr-Kommando ausgeführt.

Die Verzögerungszeit wird in Millisekunden übergeben. In der Default-Einstellung beträgt sie 1000 ms.

Eingabe über SHELL:

```
SETTM 0, delay-time [ms]
```

4. Programmierung nach DIN 66025

Die Abarbeitung von Programmen nach DIN 66025 zur Ansteuerung von Arbeitsmaschinen ist möglich.

Das Programm kann entweder Online über die serielle Schnittstelle eingelesen oder lokal auf der VME-IPOS entwickelt, editiert und ausgeführt werden. Die VME-IPOS kann NC-Programme im batterie-gepufferten RAM speichern.

Für die Ausführung von NC-Sätzen nach DIN 66025 wird das Software-Modul IPOSNC benötigt, welches nicht im Lieferumfang der Standardausführung enthalten ist. (Beschreibung in eigenem Handbuch)

5. Datensicherung

Die VME-IPOS hält alle Daten und Parameter im akku-gepufferten RAM. Über einen Teil dieses Speicherbereiches wird eine Checksumme gebildet und abgelegt.
Diese Funktion ist besonders in Positionier-Einrichtungen wichtig, die relativ selten verfahren werden.

Sofern die Checksumme nach dem Einschalten in Ordnung ist, arbeitet die VME-IPOS mit den letzten Werten weiter. Alle Parameter und Sollwerte bleiben unverändert. Lediglich der Status wird zurückgesetzt.

Bei fehlerhafter Checksumme wird das Status-Bit 'Checksummenfehler' gesetzt (siehe auch 'Bits im Regler-Status der Kanäle 1 bis 5'). Nach einem RAM-Fehler muß 'INIT' ausgeführt werden, damit das Fehler-Bit zurückgesetzt wird.

Eine Neuinitialisierung einer Achse ist möglich mit dem 'INIT'- Befehl. Falls die Betriebs-spannung während eines Verfahrvorganges ausgeschaltet wird, ist die Gültigkeit der Istwerte natürlich mit Vorsicht zu genießen.

6. Test- und Diagnose-Programme

6.1 'monitor'

Die 'monitor'-Task gibt eine tabellarische Übersicht über die Kommandokanäle und die laufenden Aktivitäten der 5 Achsen auf drei Bildschirmseiten aus.

Zwischen den Bildseiten kann mit der SHELL-Task 'BILD n' gewechselt werden.
Bild Nr.1 enthält eine Gesamtübersicht. In Bild Nr.2 wird der Status der einzelnen Achsen aufgeschlüsselt und Nr.3 zeigt weitere sich nicht ändernde Parameter.
Zur Bedienung siehe auch Abschn. 'Bedienung über Terminal'.

Eingabe über SHELL:

BILD n CR

n= 0,1,2,3

0 = refresh
1...4 = Bilder

Die niedrige Priorität der Task verschlechtert den Datendurchsatz des eigentlichen Lagereglers nur unwesentlich. Die Task zeigt die Daten aus dem Datensatz an, während die Task 'update' die Controller LM628 ausliest und die Daten im Datensatz speichert. Der Datensatz ist jederzeit über die VMEbus-Schnittstelle lesbar.

6.2 Zeitabläufe

Zu Testzwecken kann der Programmablauf verzögert werden. Dazu wird mit dem Kommando SETWZ die Wartezeit in Sekunden gesetzt.

Die Wartezeit kann von 0 bis 10 sec. variiert werden. Diese Wartezyklen verzögern die Suche der Referenzmarken und somit den Programmablauf.

Die gesetzte Wartezeit wirkt nach **jedem** Befehl bzw. Einzel-Schritt in der Task 'lageregler' (z.B. 'Suchen Ref.-lks')!

Eingabe über SHELL:

SETWZ zeit [s] CR

zeit = 0,1,2,...10

6.3 Regleroptimierung

Im folgenden ist die Optimierung der VME-IPOS-Regler in einzelnen Schritten beschrieben.

Benötigte Hilfsmittel: Spannungsmesser, Speicheroszilloskope oder gleichwertiges Meßgerät mit Spannungseingang

Ablauf:

1. Achse freifahren, so daß nach rechts verfahren werden kann
   VME-IPOS initialisieren (INIT)

2. T_Antriebe auf 0sec und Kp=1 setzen

3. einen Sollwert für die Position vorgeben: beginnend mit '1' und weiter erhöhen (evtl. Analog-Ausgangsspannung an der VME-IPOS messen)

4. den Istwert, der zum sicheren Start des Motors führt, aufnehmen;
   die Differenz zwischen Sollwert und Istwert als Kp übernehmen
   (Die kurz vor der ersten Bewegung des Motors gemessene Analogspannung gilt als unterste Grenze der Servo-Eingangsspannung, die nötig ist, um am Motor das Stillstandsmoment zu überwinden.)

5. am Analogausgang der VME-IPOS ein Speicheroszilloscope oder einen Schreiber anschließen; da der Regler defaultmäßig als P-Regler eingestellt wurde, ist das Bild der Reglerausgangsgröße (um die Tastzeit versetzt) ein Abbild der Regelgröße (der Position)

6. Kp solange vergrößern, bis die Spannung am Analogausgang gerade noch nicht überschwingt (dazu jeweils Kp ändern und Sollwertänderung 'GOP' ausführen)

7. Kd nach allgemeinen Einstellregeln dimensionieren (dazu kann wiederum die Lageregler-Ausgangsspannung als Meßgröße verwendet werden)

8. Optimierung abgeschlossen