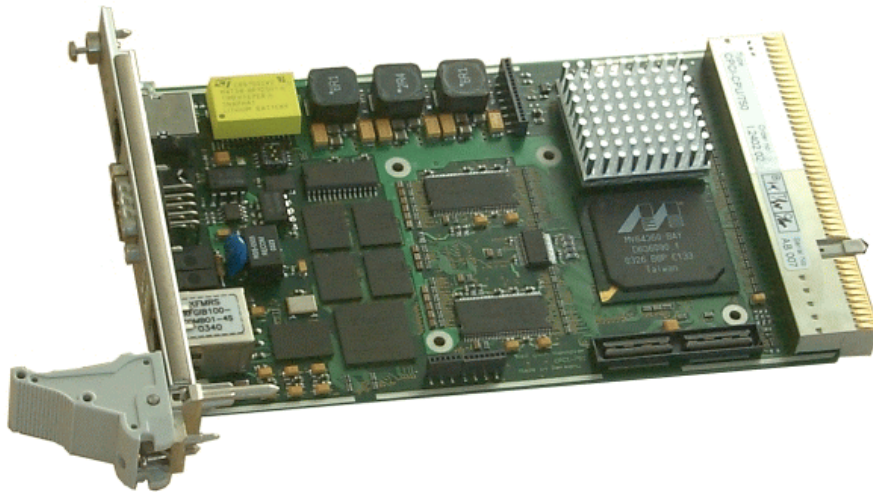


CPCI-CPU/750

**CompactPCI-Controller Board
mit CAN und Giga-ETHERNET**



Hardware-Handbuch

Dokument-Datei:	I:\texte\Doku\MANUALS\CPCI\CPCI-750\Deutsch\CPCI-750_10H.ma9
Datum des Ausdrucks:	11.03.2004

Platinenversion:	CPCI-750 Rev. 1.1
-------------------------	-------------------

Änderungen in den Kapiteln

Die hier aufgeführten Änderungen im Dokument betreffen sowohl Änderungen in der Hardware als auch reine Änderungen in der Beschreibung der Sachverhalte.

Kapitel	Änderungen gegenüber Vorversion
-	Erste Ausgabe
-	-

Weitere technische Änderungen vorbehalten.

Der Inhalt dieses Handbuches wurde mit größter Sorgfalt erarbeitet und geprüft. **esd** übernimmt jedoch keine Verantwortung für Schäden, die aus Fehlern in der Dokumentation resultieren könnten. Insbesondere Beschreibungen und technische Daten sind keine zugesicherten Eigenschaften im rechtlichen Sinne.

esd hat das Recht, Änderungen am beschriebenen Produkt oder an der Dokumentation ohne vorherige Ankündigung vorzunehmen, wenn sie aus Gründen der Zuverlässigkeit oder Qualitätssicherung vorgenommen werden oder dem technischen Fortschritt dienen.

Sämtliche Rechte an der Dokumentation liegen bei **esd**. Die Weitergabe an Dritte und Vervielfältigung jeder Art, auch auszugsweise, sind nur mit schriftlicher Genehmigung durch **esd** gestattet.

esd electronic system design gmbh

Vahrenwalder Str. 207
30165 Hannover

Tel.: 0511/372 98-0
FAX : 0511/372 98-68
E-Mail: info@esd-electronics.com
Internet: www.esd-electronics.com

Inhalt

1. Übersicht	3
1.1 Beschreibung der CPCI-CPU/750-Karte	3
1.2 Platinenansicht mit Steckerbezeichnung	5
1.3 Zusammenfassung der technischen Daten	6
1.3.1 Allgemeine technische Daten	6
1.3.2 CompactPCI Bus PCI0	7
1.3.3 PCI Bus-Erweiterung PCI1	7
1.3.4 Mikroprozessor und Speicher	8
1.3.5 Serielle Schnittstelle	8
1.3.6 CAN-Schnittstelle	8
1.3.7 ETHERNET-Schnittstelle	9
1.3.8 Uhrzeit (RTC)	9
1.3.9 Software-Unterstützung	9
1.3.10 Bestellhinweise	10
2. Hardware-Installation / Wartung	11
2.1 Hardware-Installation	11
2.2 Wechsel der Batterie:	12
3. Frontplattenansicht mit LED-Anzeige	13
3.1 LEDs in der Frontplatte	13
4. Beschreibung der Baugruppen	15
4.1 PowerPC Microcontroller PPC750FX	15
4.1.1 Allgemeines	15
4.1.2 Adress-Belegung	16
4.1.2.1 Register Reg0-Reg2	17
4.2 Serielle Schnittstelle	18
4.2.1 Grundeinstellung	18
4.2.2 Konfiguration	18
4.2.3 Anschluss der RS232-Schnittstelle	19
4.3 Funktion des Kodierschalters	20
4.3.1 Übersicht	20
4.3.2 Umschalten des Boot-Flash-EPROMs über Kodierschalter-Bit 4	20
4.4 CAN-Baugruppe	21
4.4.1 Allgemeines	21
4.4.2 Interface-Schaltungen	21
5. Steckerbelegung	22
5.1 Serielle Schnittstelle	22
5.1.1 Belegung der RJ12-Buchse X800	22
5.1.2 Anschluss-Leitung RJ12-DSUB9	23
5.1.3 DSUB9-Buchse bei Verwendung des Adapterkabels RJ12-DSUB9	24
5.2 CAN-Bus-Schnittstelle (X1000)	25
5.3 ETHERNET 10/100/1000BaseT-Anschluss (X1200)	26
5.4 Zusätzliche PCI-Bus-Schnittstelle PCI1 (X1100)	27
5.5 Debug-Port auf X830	28

6. Korrekte Verdrahtung galvanisch getrennter CAN-Netze 29

1.1 Beschreibung der CPCI-CPU/750-Karte



Die Giga ETHERNET-Schnittstelle ist für 10, 100 und 1000 MBit-Netze geeignet. Der Anschluss



Übersicht

erfolgt über eine RJ45-Buchse in der Frontplatte.

Der Status des Moduls wird über LEDs in der Frontplatte angezeigt.



1.2 Platinenansicht mit Steckerbezeichnung

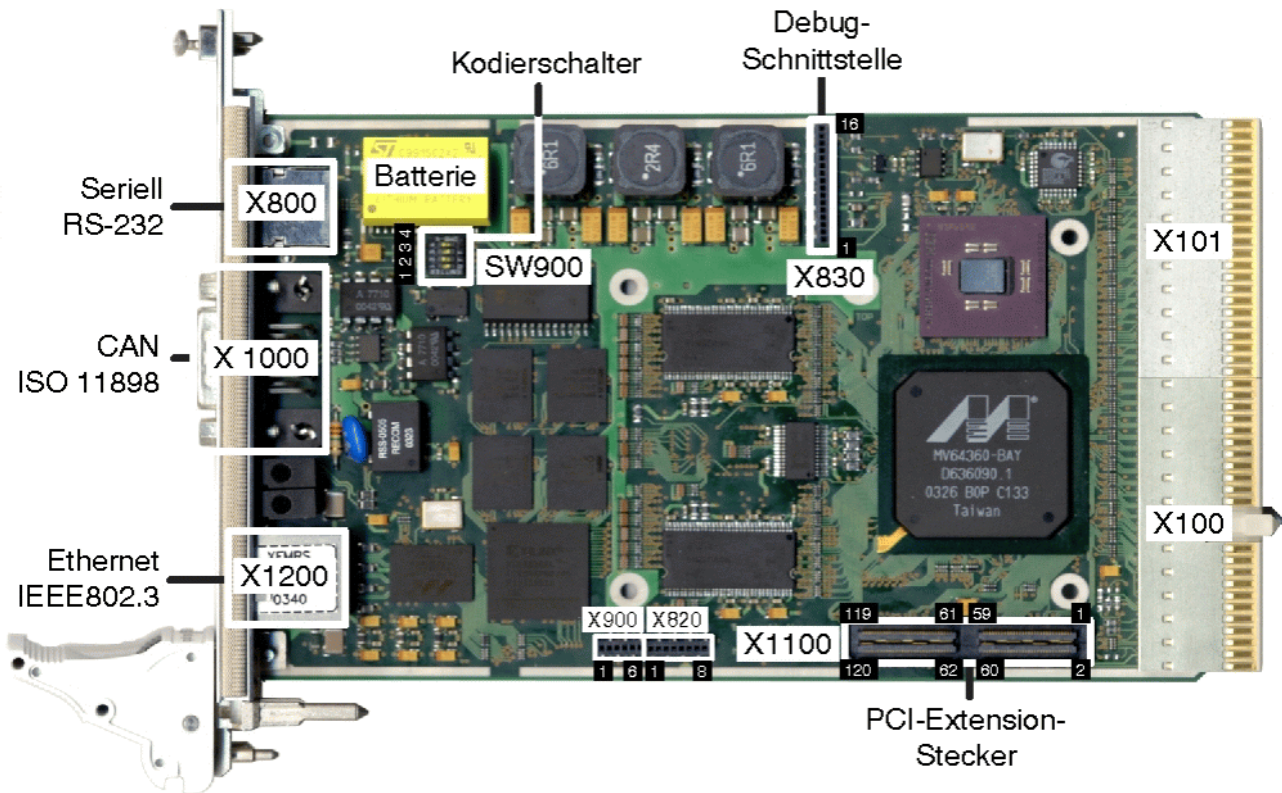
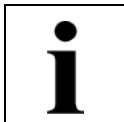


Abb. 1.2.1: Ansicht der Platine ohne Kühlkörper



1.3 Zusammenfassung der technischen Daten

1.3.1 Allgemeine technische Daten

Umgebungstemperatur	0...50 °C
Luftfeuchtigkeit	max. 90 %, nicht kondensierend
Versorgungsspannung	über CompactPCI-Bus, typisch: 5 V \pm 5% / 3 A <u>und</u> 3,3 V \pm 5% / 600 mA
Steckverbinder	X100 (132-pol. Pfostenstecker) - CompactPCI-Board-Connector J1 (PCI0) X101 (132-pol. Pfostenstecker) - CompactPCI-Board-Connector J2 (PCI1) X800 (6-pol. RJ12-Buchse) - RS232-Schnittstelle X830 (16-pol. SMD Buchsenleiste) - Debug-Interface X1000 (9-pol. DSUB-Stecker) - CAN (ISO11898) X1100 (120-pol. PCI-Extension-Stecker) - PCI-Bus PCI1 X1200 (8-pol. RJ45-Buchse, COMBO-Stecker) - ETHERNET Twisted Pair (IEEE 802.3) Nur für esd-interne Programmier- und Testzwecke: X820 (16-pol. SMD Buchsenleiste) - JTAG für MV64360 X900 (6-pol. SMD Buchsenleiste) - JTAG für XCR 3256
Abmessungen	100 mm x 160 mm
Gewicht	220 g

Tabelle 1.3.1: Allgemeine technische Daten



1.3.2 CompactPCI Bus PCI0

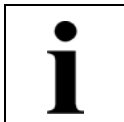
Host-Bus	PCI-Bus gemäß PCI Local Bus Specification 2.2
PCI-Daten/Adress-Bus	64 Bit
Controller	MV 64360
Interrupt	Interrupt-Signal A, B, C, D
Board-Dimension	gemäß CompactPCI-Specification, Release Note for PICMG 2.0 Revision 3.0
Steckverbinder	
Stecker-Kodierung	keine Farbkodierung Universal-Board (3,3 V oder 5 V Signalspannung)

Tabelle 1.3.2: CompactPCI-Bus Interface PCI0

1.3.3 PCI Bus-Erweiterung PCI1

Host-Bus	PCI-Bus gemäß PCI Local Bus Specification 2.2
PCI-Daten/Adress-Bus	32 Bit
Controller	MV 64360
Interrupt	Interrupt-Signal A, B, C, D
Steckverbinder	PCI-Extension-Stecker

Tabelle 1.3.3: PCI-Bus Interface PCI1



1.3.4 Mikroprozessor und Speicher

CPU	PPC750FX / 733 MHz (max. 800 MHz) / 64 Bit
RTC / NVRAM	RTC mit 32 K x 8 Bit batteriegepuffertem RAM oder optional: 32 K x 8 Bit NVRAM
Flash-EPROM	bis zu 32 M x 16 Bit (64 MByte)
Seriellles EEPROM	1 KByte
DDR-SDRAM	16 M x 64 Bit (256 MByte) (default) von 8M x 64 Bit (64 MByte) (Option) bis zu 64 M x 64 Bit (512 MByte) (Option)

Tabelle 1.3.4: Mikroprozessor und Speicher

1.3.5 Serielle Schnittstelle

Ansteuerung	MV64360
Bitrate	MPSC: 300 Bit/s ... 115.200 Bit/s RS232-Transceiver: max. 115.200 Bit/s
Physikalisches Interface	RS232C
Steckverbinder	6-pol. RJ12-Buchse in Frontplatte

Tabelle 1.3.5: Serielle Schnittstelle

1.3.6 CAN-Schnittstelle

CAN-Controller	SJA1000
CAN-Protokoll	CAN 2.0A/2.0B
Physikalisches Interface	differentiell, Anschluss gemäß ISO 11898
Übertragungsrate	10 kBit/s ... 1 MBit/s
Bus-Abschluss	muss extern gesetzt werden
Steckverbinder	DSUB9-Stecker in Frontplatte

Tabelle 1.3.6: CAN-Schnittstelle



1.3.7 ETHERNET-Schnittstelle

Anzahl	1
Bitrate	10 MBit/s, 100 MBit/s, 1000 MBit/s
Controller	MV 64360
Physikalisches Interface	Twisted Pair (IEEE802.3) 10/100/1000BaseT
Galvanische Trennung	mittels Übertrager im Stecker
Steckverbinder	8-pol. RJ45-Buchse in Frontplatte

Tabelle 1.3.7: ETHERNET-Schnittstelle

1.3.8 Uhrzeit (RTC)

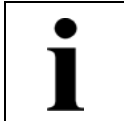
Funktion	Uhrzeit und Kalender (M48T35K)
Batterie	Batterie zum Aufstecken z.B.: Snapat, M4T28 Typ BR12 SH1

Tabelle 1.3.8: Uhrzeit

1.3.9 Software-Unterstützung

Im Flash-Speicher ist der Boot-Monitor *U-Boot** abgelegt, der es der CPCI-CPU/750 gestattet, mit verschiedenen Betriebssystemen vom Netzwerk oder dem lokalen Flash-Speicher aus zu starten. Die Betriebssysteme Linux und VxWorks sind mit entsprechenden Treibern für die lokalen Schnittstellen lieferbar. Weitere Betriebssysteme sind auf Anfrage lieferbar. Außerdem sind die CAN-Übertragungsprotokolle CANopen und ein lokaler WEB-Server lieferbar.

* <http://sourceforge.net/projects/u-boot/>

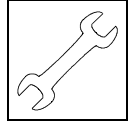
**1.3.10 Bestellhinweise**

Typ	Eigenschaften	Bestell-Nr.
CPCI-CPU/750	IBM PPC750FX, 733 MHz, 256 MB DDR SDRAM, 64 MB Flash, CPCI- <i>Host</i> Adapter	I.2402.02
CPCI-CPU/750-VxW	VxWorks BSP/Adaption	I.2402.31
CPCI-CPU/750-Linux	Linux BSP/Adaption	I.2402.32
CPCI-CPU/750-MD	Anwenderhandbuch in deutsch ^{1*)} (dieses Handbuch)	I.2402.20
CPCI-CPU/750-ENG	Engineering Manual in englisch ^{2*)} Inhalt: Schaltpläne, Bauteilpositionen, Datenblätter wichtiger Bauteile jedoch kein MV64360 Handbuch, da dies von Marvell nur unter Vertraulichkeitsvereinbarung NDA (Non-Disclosure-Agreement) zu bekommen	I.2402.25

1*) Wird das Handbuch gemeinsam mit dem Produkt bestellt, so wird es kostenlos mitgeliefert.

2*) Für dieses Handbuch wird eine Schutzgebühr erhoben.

Tabelle 1.3.9: Bestellhinweise



2. Hardware-Installation / Wartung

2.1 Hardware-Installation

Achtung !

Elektrostatische Entladungen können Schäden an elektronischen Bauteilen verursachen. Um dies zu verhindern, führen Sie bitte *vor* dem Berühren der CPCI-CPU/750 die folgenden Schritte aus, um die statische Elektrizität Ihres Körpers zu entladen:

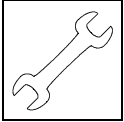
- Schalten Sie die Versorgungsspannung Ihres CompactPCI-Systems aus, aber lassen Sie vorerst den Netzstecker noch in der Steckdose.
- Jetzt berühren Sie bitte das Metallgehäuse des Systems um sich zu entladen.
- Im Weiteren sollten Sie es außerdem vermeiden, das CPCI-Modul mit Ihrer Kleidung berühren, da diese ebenfalls elektrostatisch aufgeladen sein kann.

Vorgehensweise zur Installation:

1. Schalten Sie Ihr CompactPCI-System und alle angeschlossenen Peripheriegeräte (Monitor, Drucker etc.) aus. Schalten Sie auch die anderen Teilnehmer, an deren CAN-Netz oder an deren serieller Schnittstelle das CPCI-CPU/750-Modul im folgenden angeschlossen werden soll, aus.
2. Führen Sie die Entladung der elektrostatischen Elektrizität Ihres Körpers wie oben beschrieben aus.
3. Schließen Sie ggf. den PCI-Bus PCI1 über den PCI-Extension-Stecker (siehe Seite 5) auf dem Modul an.
4. Wählen Sie einen CompactPCI-Bus-Steckplatz und stecken Sie das CPCI-CPU/750-Modul hinein. Das Modul kann in jeden beliebigen 3 HE CompactPCI-Bus-Steckplatz gesteckt werden.
5. Fixieren Sie das Modul mit den hierfür vorgesehenen Schrauben in der Frontplatte.
6. Schließen Sie alle anderen benötigten Stecker, CAN-Bus (X1000), Ethernet (X1200) und Seriell (X800) an.

Beachten Sie hierbei bitte, dass der CAN-Bus an beiden Enden abgeschlossen werden muss. **esd** bietet hierzu T-Stücke und Terminatoren. Das CAN-GND-Signal ist außerdem an *genau einem* Punkt im CAN-Netz zu erden. Die Terminator-Stecker sind daher zusätzlich mit einem Erdungskontakt versehen. Ein CAN-Teilnehmer, dessen CAN-Interface nicht galvanisch getrennt ist, ist mit einer Erdung des CAN-GND gleichzusetzen.

7. Schalten Sie die Spannungsversorgung des CompactPCI-Systems, die Peripheriegeräte und die



Installation

anderen Bus-Teilnehmer wieder an.

8. Ende der Hardware-Installation.

Vorgehensweise zum Ausbau:

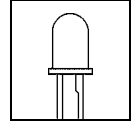
- A1. Schalten Sie Ihr CompactPCI-System und ggf. angeschlossene Teilnehmer, an deren Netzwerk die CPCI-CPU/750 angeschlossen ist aus. Ziehen Sie die Stecker in der Frontplatte ab.
- A2. Führen Sie die Entladung der elektrostatischen Elektrizität Ihres Körpers wie oben beschrieben aus.
- A3. Lösen Sie die obere und untere Fixierungs-Schraube in der Frontplatte.
- A4. Lösen Sie die CPCI-CPU/750 durch Betätigen des Auswurfhebels und ziehen Sie die Karte nach vorne aus dem Einschub heraus.
- A5. Ziehen Sie die ggf. den PCI-Extension-Stecker ab.

2.2 Wechsel der Batterie:

Die CPCI-CPU/750 verfügt über eine RTC (Real Time Clock), die über eine Batterie gespeist wird. Die Batterie ist in einen Halter direkt auf der Platine aufgesteckt.

Batterie-Typ: z.B. Snaphat, Lithium Batterie M4T28 BR12SH1.

- 1. Bauen Sie das Modul wie oben unter 'Ausbau' beschrieben aus.
- 2. Ziehen Sie die alte Batterie vorsichtig aus der Halterung (siehe auch Abb.1.2.1) und setzen Sie die neue Batterie ein.
- 3. Bauen Sie das Modul wie unter 'Installation' auf Seite 11 beschrieben wieder ein.



3. Frontplattenansicht mit LED-Anzeige

Das Modul ist mit acht LEDs in der Frontplatte versehen.

3.1 LEDs in der Frontplatte

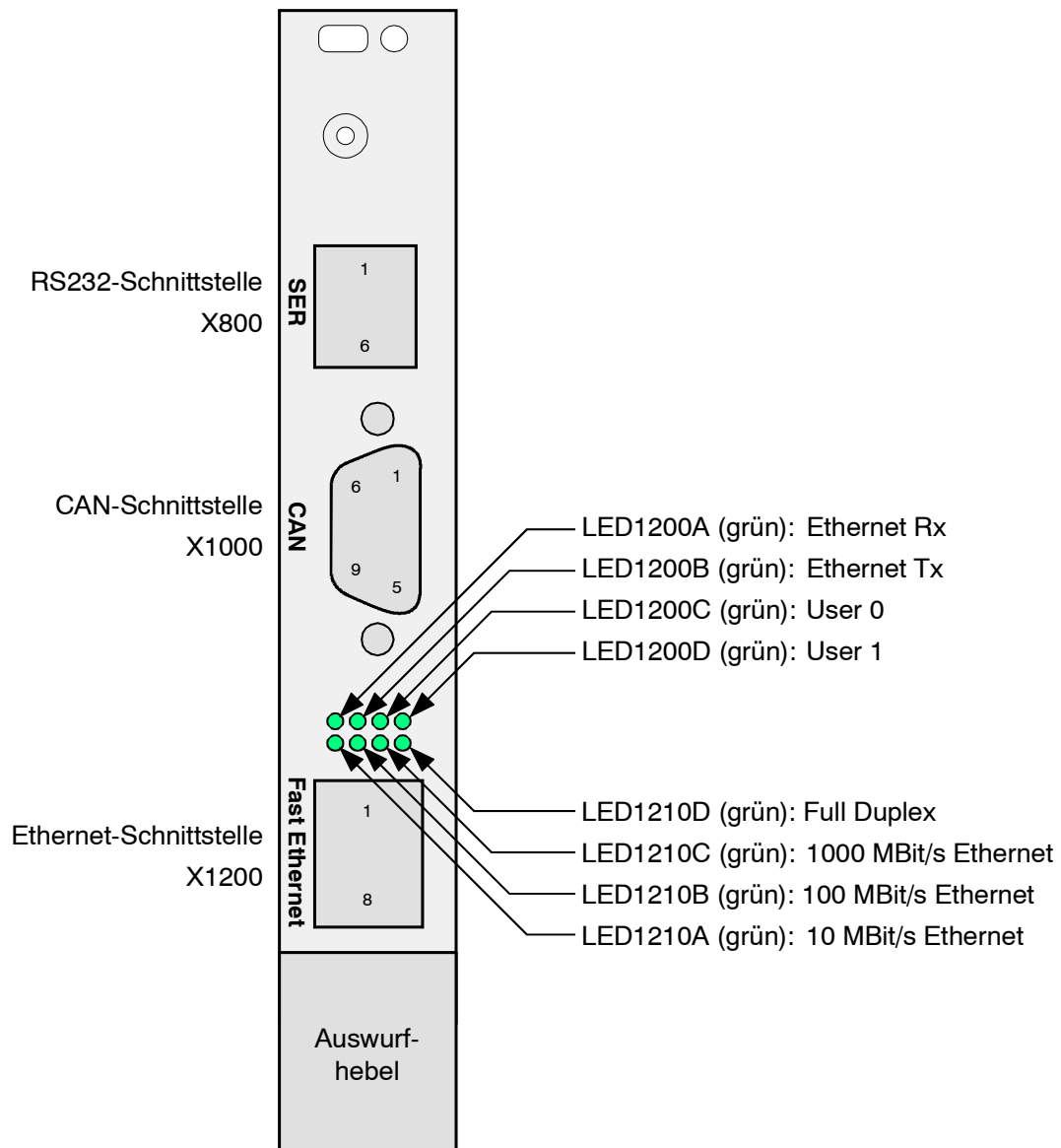
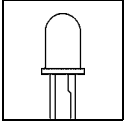


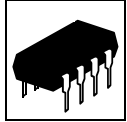
Abb. 3.1.1: Position und Farben der LEDs



Frontplattenansicht mit LED-Anzeigen

LED	Name	Anzeigefunktion bei leuchtender LED
LED1200A	LED Rx	Receive-Status ETHERNET (Empfang von ETHERNET-Datenpaketen)
LED1200B	LED TX	Transmit-Status ETHERNET (Senden von ETHERNET-Datenpaketen)
LED1200C	USER LED 0	Benutzerdefiniert, Anzeige nach Registereintrag
LED1200D	USER LED 1	Benutzerdefiniert, Anzeige nach Registereintrag
LED1210A	LED Link 10	ETHERNET Bitrate: 10 MBit/s
LED1210B	LED Link 100	ETHERNET Bitrate: 100 MBit/s
LED1210C	LED Link 1000	ETHERNET Bitrate: 1000 MBit/s
LED1210D	Full Duplex	Full Duplex-Betrieb

Tabelle 3.1.1: Anzeigefunktionen der LEDs



4. Beschreibung der Baugruppen

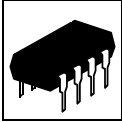
4.1 PowerPC Microcontroller PPC750FX

4.1.1 Allgemeines

Die allgemeinen Funktionen des PowerPC 750FX werden in diesem Handbuch nicht beschrieben. Das Handbuch des Microcontrollers kann z.B. von der Homepage des Herstellers IBM unter

<http://www-3.ibm.com/chips/products/powerpc/processors/>

herunter geladen werden.

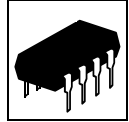


4.1.2 Adress-Belegung

Startadresse [HEX]	Endadresse [HEX]	Baugruppe
0x0000_0000	0x03FF_FFFF	DDR-SDRAM mit 8 M x 64 Bit (64 MByte) (72Bit für ECC)
0x0000_0000	0x1FFF_FFFF	DDR-SDRAM mit 64 M x 64 Bit (512 MByte), (72 Bit für ECC)
0x8000_0000	0x87FF_FFFF	PCI0 Memory Space
0x8800_0000	0x8FFF_FFFF	PCI1 Memory Space
		Interne Peripherie:
0xF000_0000	0xF00F_FFFF	CS3 - NVRAM (8 Bit)
0xF010_0000	0xF01F_FFFF	CS3 - Register Reg0 (8 Bit)
0xF020_0000	0xF02F_FFFF	CS3 - Register Reg1 (8 Bit)
0xF030_0000	0xF03F_FFFF	CS3 - Register Reg2 (8 Bit)
0xF040_0000	0xF0EF_FFFF	CS3 - reserviert, not used (8 Bit)
0xF0F0_0000	0xF0FF_FFFF	CS3 - CAN-Controller (SJA1000) (8 Bit)
0xF100_0000	0xF107_FFFF	Register im MV64360
0xF108_0000	0xF01B_FFFF	SRAM im MV64360
0xFA00_0000	0xFAFF_FFFF	PCI0 I/O-Space (CPCI-Bus)
0xFB00_0000	0xFBFF_FFFF	PCI1 I/O-Space (Extension-Stecker)
0xFC00_0000	0xFCFF_FFFF	CS0 (16 Bit Flash)
0xFD00_0000	0xFDFF_FFFF	CS1 (16 Bit Flash)
0xFE00_0000	0xFEFF_FFFF	CS2 (16 Bit Flash)
0xFF00_0000	0xFFFF_FFFF	CS-Boot (16 Bit Flash)

Tabelle 4.1.1: Adress-Bereiche

Die Tabelle enthält die Default-Belegung für die Register, die durch Beschreiben von Konfigurations-Registern des PowerPC 750FX veränderbar ist.



4.1.2.1 Register Reg0-Reg2

Die Bits der Register sind wie folgt belegt:

Register Reg0 (0xF010_0000 - 0xF01F_FFFF):

Zugriff: read ,write

Bit Nr.	7	6	5	4	3	2	1	0
Inhalt	WD0	WDEN (Set only!)	0	0	0	0	ULED1	ULED0

Beschreibung der Bits: WD0 => wenn WDEN =1, muss der Inhalt von WD0 alle 500ms umgeschaltet (getoggelt) werden, sonst Reset des Boards
WDEN = 0 -> Watchdog disabled, =1 -> Watchdog enabled
kann nur auf '1' gesetzt werden, Zurücksetzen auf '0' durch Reset
ULEDx = 0 -> LED aus, =1 -> LED leuchtet (x = 0,1)
Default nach Reset, alle Bits = 0

Register Reg1 (0xF020_0000 - 0xF02F_FFFF):

Zugriff: read

Bit Nr.	7	6	5	4	3	2	1	0
Inhalt	1	1	1	1	1	IRQ2	IRQ1	CANIRQ

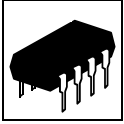
Beschreibung der Bits: IRQx = 0 ->IRQ liegt an, =1 -> kein IRQ (x = 0,1)
CANIRQ = 0 ->IRQ liegt an, =1 -> kein IRQ

Register Reg2 (0xF030_0000 - 0xF03F_FFFF):

Zugriff: read

Bit Nr.	7	6	5	4	3	2	1	0
Inhalt	0	0	0	0	CFG3	CFG2	CFG1	CFG0

Beschreibung der Bits: CFGx = 0 ->Kodierschalter an, =1 ->Kodierschalter aus
(x = 0-3)



4.2 Serielle Schnittstelle

4.2.1 Grundeinstellung

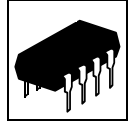
Die Grundeinstellung für die serielle Schnittstelle ist wie folgt:

Bitrate:	9600 Baud
Daten-Bits:	8
Parity:	no
Stop-Bits:	1
Handshake:	XON/XOFF

4.2.2 Konfiguration

Die serielle Schnittstelle wird vom MPSC0 im MV 64360 gesteuert. Die Bitrate der Schnittstelle ist per Software parametrierbar. Der als UART verwendete MPSC im MV 64360 und der eingesetzte RS232-Treiber der Schnittstelle unterstützen Bitraten bis zu 115.2 kBit/s.

Die Vorgehensweise zur Änderung der Bitrate ist abhängig vom Betriebssystem und daher im Handbuch des Betriebssystems nachzulesen.



4.2.3 Anschluss der RS232-Schnittstelle

Die Abbildung soll die im Anhang (Steckerbelegung) verwendeten Kurzbezeichnungen der Signale erläutern. Die Signalbezeichnung ist beispielhaft für den Anschluss der CPCI-CPU/750 als Modem (DÜE) über das Adapterkabel RJ12-DSUB9 angegeben.

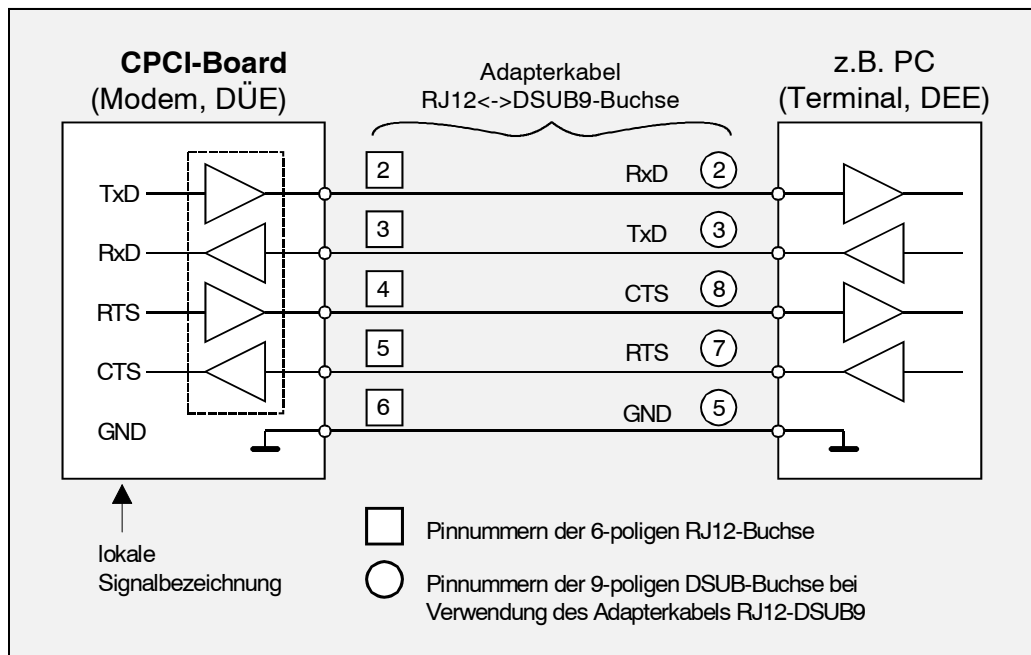
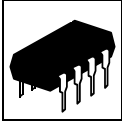


Abb. 4.2.1: Anschluss-Schema für RS232-Betrieb



4.3 Funktion des Kodierschalters

4.3.1 Übersicht

Kodierschalter-Bit	Funktion	Standard-Einstellung bei Auslieferung
1	zur Zeit noch nicht definiert	-
2	zur Zeit noch nicht definiert	-
3	zur Zeit noch nicht definiert	-
4	Umschalten des Boot Flash-EPROMs	boot aus Flash-EPROM U720

Tabelle 4.3.1: Belegung der Kodierschalter-Bits

4.3.2 Umschalten des Boot-Flash-EPROMs über Kodierschalter-Bit 4

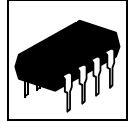
Das lokale Betriebssystem wird standardmäßig aus dem Flash-EPROM mit der Bezeichnung U720 geladen (Chip-Select CS-Boot des MV64360). Über den Kodierschalter kann das Chip-Select-Signal so umgestellt werden, dass das Flash-EPROM mit der Bezeichnung U730 angesprochen wird. Mit dem Kodierschalter-Bit 4 werden also die beiden Flash-Bausteine “vertauscht”.

Diese Umschaltung kann z.B. eingesetzt werden, um ein ‘Not-Betriebssystem’ im zweiten Flash-EPROM zu starten, wenn das Board nach einer Änderung im Standard Flash-EPROM nicht wieder hochläuft.

Stellung des Kodierschalter-Bits 4	Funktion
1	Speicherbereich der Flash-EPROMs: U730 liegt auf CS-Boot U720 liegt auf CS2
0	Speicherbereich der Flash-EPROMs: U730 liegt auf CS2 U720 liegt auf CS-Boot (Default-Einstellung)

Tabelle 4.3.2: Bedeutung des Kodierschalter-Bits 4

Nach einem Hardware-Reset wird auf die Adresse 0xFFF0_0100 CS-Boot eingeblendet. Hier startet der Prozessor die Ausführung des Programms.



4.4 CAN-Baugruppe

4.4.1 Allgemeines

Die CAN-Schnittstelle der CPCI-CPU/750 wird von dem CAN-Controller SJA1000 gesteuert.

Die CAN-Schnittstelle ist über den 9-poligen DSUB-Stecker X1000 in der Frontplatte zugänglich. Als Treiberbaustein wird ein 82C250/82C251 eingesetzt. Die differentiellen CAN-Bus-Signale sind von den anderen Potentialen galvanisch getrennt.

4.4.2 Interface-Schaltungen

Die folgende Abbildung zeigt die prinzipielle Schaltung des CAN-Interfaces.

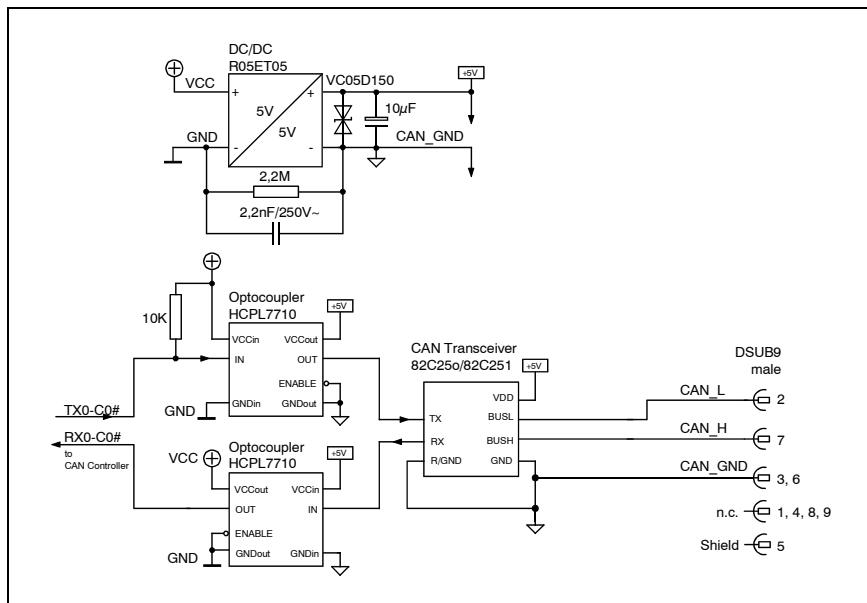
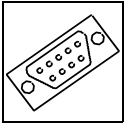


Abb. 3.4.1: Schaltung des CAN-Interfaces



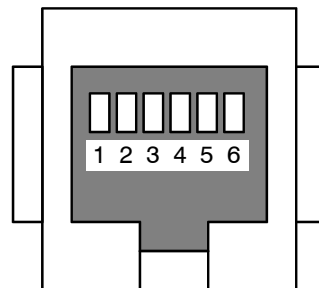
5. Steckerbelegung

5.1 Serielle Schnittstelle

Hinweise zum Anschluss der seriellen Schnittstelle finden Sie auch im Kapitel ‘Serielle Schnittstellen’ ab Seite 18. Aus dem dort aufgeführten Prinzipschaltbild lässt sich im Zweifelsfall die Signalrichtung (Rx<->Tx) eindeutig bestimmen.

5.1.1 Belegung der RJ12-Buchse X800

Pin-Zuordnung:

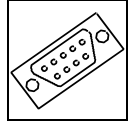


Ausschnitt für
Fixierhebel

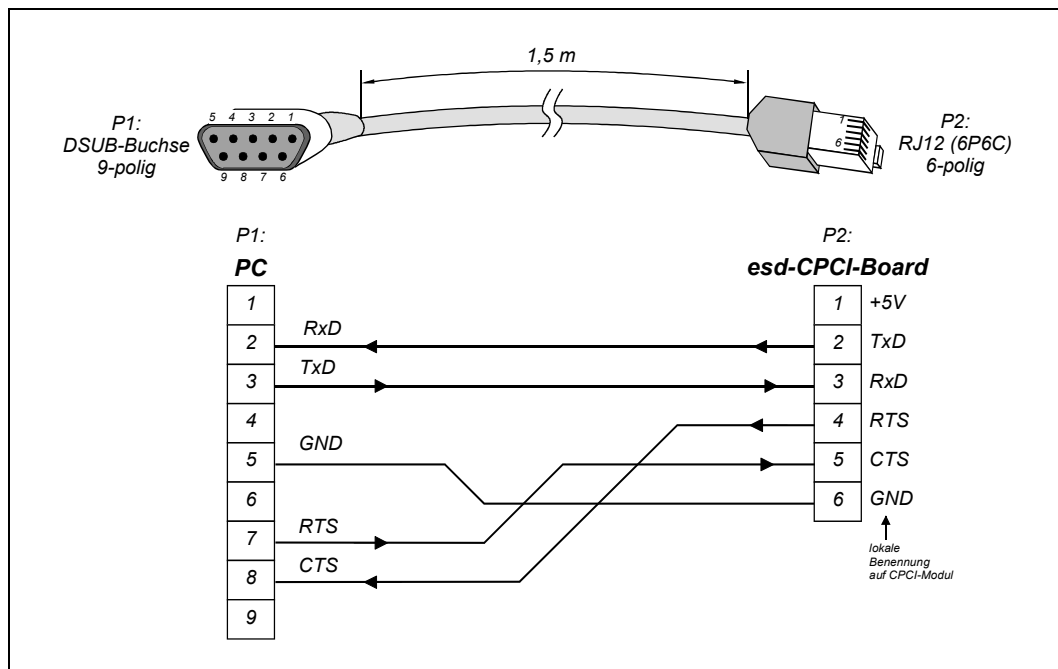
Pin-Belegung:

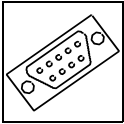
Pin	Signal
1	+5 V
2	TxD Data Output
3	RxD Data Input
4	RTS Handshake Output
5	CTS Handshake Input
6	GND

Die Signalnamen und die Datenrichtung der Signale sind vom CPCI-CPU/750-Board aus betrachtet angegeben.



5.1.2 Anschluss-Leitung RJ12-DSUB9

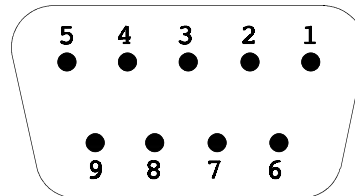




Steckerbelegung

5.1.3 DSUB9-Buchse bei Verwendung des Adapterkabels RJ12-DSUB9

Pin-Zuordnung:



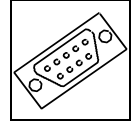
Pin-Belegung:

Signal	Pin		Signal
n.c.	1	6 7 8 9	n.c.
RxD (Ausgang)	2		
TxD (Eingang)	3		RTS (Eingang)
n.c.	4		CTS (Ausgang)
GND	5		n.c.

9-polige DSUB-Buchse

n.c. ... not connected

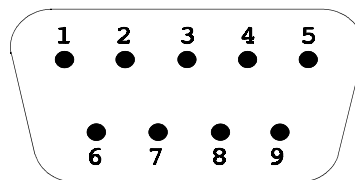
Die Signalnamen sind vom Terminal (PC) aus betrachtet angegeben. Die in Klammern angegebene Signalrichtung ist vom CPCI-CPU/750-Board aus betrachtet angegeben.



5.2 CAN-Bus-Schnittstelle (X1000)

Der DSUB9-Stecker (X1000) der CAN-Schnittstelle befindet sich in der Frontplatte der CPCI-CPU/750.

Pin-Zuordnung:



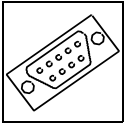
Pin-Belegung:

Signal	Pin		Signal
CAN_GND	6	1	reserviert
		2	CAN_L
CAN_H	7	3	CAN_GND
reserviert	8	4	reserviert
reserviert	9	5	Shield

9-poliger DSUB-Stecker

Signalbeschreibung:

CAN_L, CAN_H...	CAN-Signalleitungen
CAN_GND ...	Bezugspotential des lokalen CAN-Physical Layers
Shield ...	Potential des Steckergehäuses
reserviert ...	reserviert für zukünftige Anwendungen

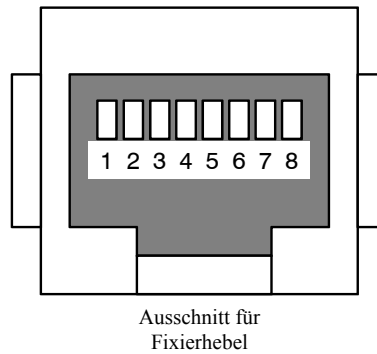


Steckerbelegung

5.3 ETHERNET 10/100/1000BaseT-Anschluss (X1200)

Die RJ45-Buchse (X1200) der Ethernet-Schnittstelle befindet sich in der Frontplatte der CPCI-CPU/750.

Pin-Zuordnung:

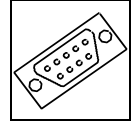


Pin-Belegung:

Pin	Signal
1	MDI0+
2	MDI0-
3	MDI1+
4	MDI2+
5	MDI2-
6	MDI1-
7	MDI3+
8	MDI3-

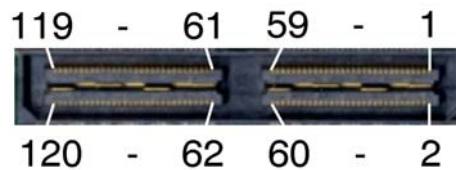
8-polige RJ45-Buchse

Für den Betrieb mit Bitraten von 10 MBit/s und 100 MBit/s werden nur die Signale MDI0 und MDI1 verwendet.



5.4 Zusätzliche PCI-Bus-Schnittstelle PCI1 (X1100)

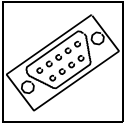
PCI-Erweiterung
für Add-On-Platinen



Steckertyp:
PCI-Extension-Stecker
QSH-060-01-F-D-A
von Samtec

Signal	Pin	Pin	Signal
3,3 V	61	62	GND
3,3 V	63	64	GND
C/BE3#	65	66	AD22
AD24	67	68	AD23
AD27	69	70	AD25
AD28	71	72	AD26
GND	73	74	VIO
GND	75	76	VIO
AD29	77	78	AD31
AD30	79	80	CLK0
GND	81	82	VCC
GND	83	84	VCC
TX-S1/GNT0#	85	86	CLK1
RX-S1/GNT1#	87	88	RST#
RTS-S1/REQ0#	89	90	INTA#
CTS-S1/REQ1#	91	92	INTB#
GND	93	94	INTC#
GND	95	96	INTD#
GND	97	98	VCC
GND	99	100	VCC
RES0	101	102	RES10
RES1	103	104	RES11
RES2	105	106	RES12
RES3	107	108	RES13
RES4	109	110	RES14
RES5	111	112	RES15
RES6	113	114	RES16
RES7	115	116	RES17
RES8	117	118	RES18
RES9	119	120	RES19

Signal	Pin	Pin	Signal
VCC	1	2	GND
VCC	3	4	GND
3,3 V	5	6	-12 V
3,3 V	7	8	+12 V
AD04	9	10	AD00
AD05	11	12	AD01
VCC	13	14	VIO
VCC	15	16	VIO
AD08	17	18	AD02
AD11	19	20	AD03
GND	21	22	3,3 V
GND	23	24	3,3 V
M66EN	25	26	AD06
C/B0#	27	28	AD07
3,3 V	29	30	GND
3,3 V	31	32	GND
AD12	33	34	AD09
AD14	35	36	AD10
AD15	37	38	AD13
C/BE1#	39	40	PERR#
PAR	41	42	VIO
SERR#	43	44	VIO
STOP#	45	46	IRDY#
DEVSEL#	47	48	TRDY#
GND	49	50	3,3V
GND	51	52	3,3V
FRAME#	53	54	AD16
C/BE2#	55	56	AD17
AD19	57	58	AD18
AD20	59	60	AD21



Steckerbelegung

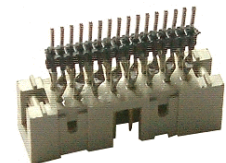
5.5 Debug-Port auf X830

Über das Debug-Port können z.B. Firmware-Updates durchgeführt werden. Es ist über eine SMD-Buchsenleiste zugänglich. Zum Anschluss empfiehlt sich die Anfertigung eines einfachen Adapters von der SMD-Buchsenleiste auf einen 16-poligen Pfostenstecker mit Stiftkontakten. Die SMD-Leiste ist 16-polig ausgeführt.

Achtung: Die SMD-Buchsenleiste ist nicht Verpolungssicher!
Die Ausrichtung der Buchsenleiste ist in der Platinenansicht auf Seite 5 dargestellt.

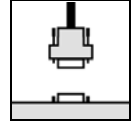
Belegung der 16-poligen SMD-Leiste und JTAG-Adapter

an X830 16-polige SMD-Stiftleiste	1	TDO	1	JTAG-Stecker
	2	QACK*	2	16-poliger Pfostenstecker
	3	TDI	3	
	4	TRST*	4	
	5	QREQ*	5	
	6	2k2 Pull-Up gegen 2.5V	6	
	7	TCK	7	
	8	CKSTPI*	8	
	9	TMS	9	
	10	n.c.	10	
	11	SRST*	11	
	12	GND	12	
	13	HRST*	13	
	14	n.c.	14	
	15	CKSTPO*	15	
	16	GND	16	



Beispiel für
Adapter
(unvergossen)

Benötigte Stecker für Adapter: SMD-Stiftleiste: Fa. Samtec, Modifizierte Stiftl., Best.-Nr. MTMS-116-52-T-S-185
Pfostenstecker: z.B. Fa. Harting, 16-polig, gerade, Best.-Nr. 09185167324



6. Korrekte Verdrahtung galvanisch getrennter CAN-Netze

Generell sind bei der Verdrahtung sämtliche gültigen Richtlinien (DIN, VDE) bzgl. EMV-gerechtem Aufbau, Leitungsführung, Leiterquerschnitte, zu verwendende Materialien, Mindestabstände, Blitzschutz etc. zu beachten.

Die folgenden **Grundregeln** für die CAN-Bus Verdrahtung sollten unbedingt beachtet werden:

1	Ein CAN-Netz darf sich nicht verzweigen (Ausnahme: kurze Stichleitungen) und muß an beiden Enden mit dem Wellenwiderstand der Leitung (in der Regel $120\ \Omega \pm 10\%$) abgeschlossen werden (zwischen den Signalen CAN_L und CAN_H und nicht gegen GND)!
2	Eine CAN-Datenleitung benötigt zwei verdrehte Adern (Twisted Pair) und eine Leitung zur Mitführung des Bezugspotentials (CAN_GND)! Hierzu sollte die Abschirmung des Kabels verwendet werden!
3	Das mitgeführte Bezugspotential CAN_GND muß an einem Punkt mit dem Erdpotential (PE) verbunden werden. Es muß genau eine Verbindung mit Erde hergestellt werden!
4	Die Baudrate muß an die Leitungslänge angepaßt werden.
5	Stichleitungen sind so kurz wie möglich zu halten ($l < 0,3\text{ m}$)!
6	Bei doppelt abgeschirmten Leitungen muß der äußere Schirm an einem Punkt mit dem Erdpotential (PE) verbunden werden. Es darf nicht mehr als einen Anschluß an Erde geben.
7	Es ist ein geeigneter Leitungstyp (Wellenwiderstand ca. $120\ \Omega \pm 10\%$) zu verwenden und der Spannungsabfall auf der Leitung ist zu beachten!
8	Die CAN-Leitungen sollten nicht in unmittelbarer Nähe von Störquellen verlegt werden. Läßt sich dies nicht vermeiden, so sind doppelt abgeschirmte Leitungen vorzuziehen.

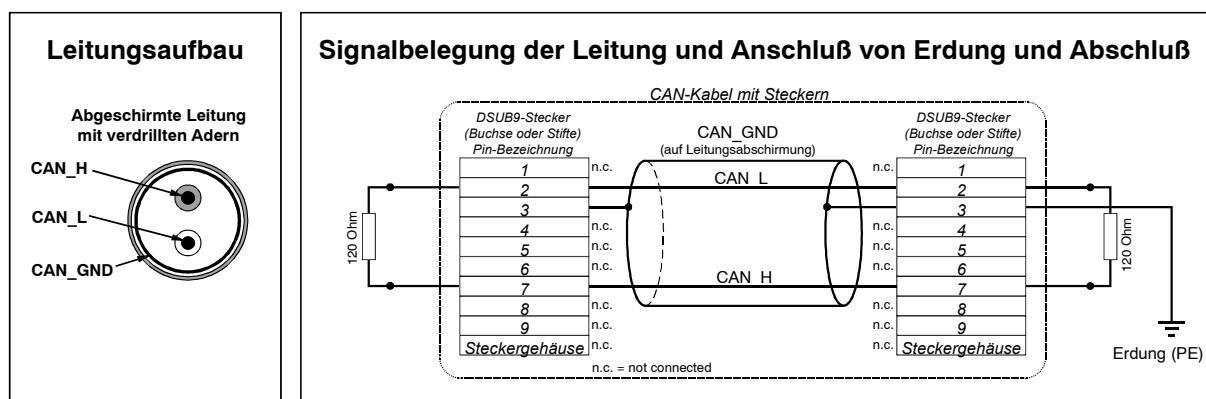
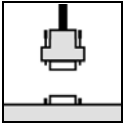


Abb.: Aufbau und Anschluß der Leitung



Verdrahtungshinweise

Verkabelung

- bei Geräten, die pro CAN-Netz nur einem CAN-Stecker besitzen, T-Stück und Stichleitung (kürzer als 0,3 m) verwenden (als Zubehör lieferbar)

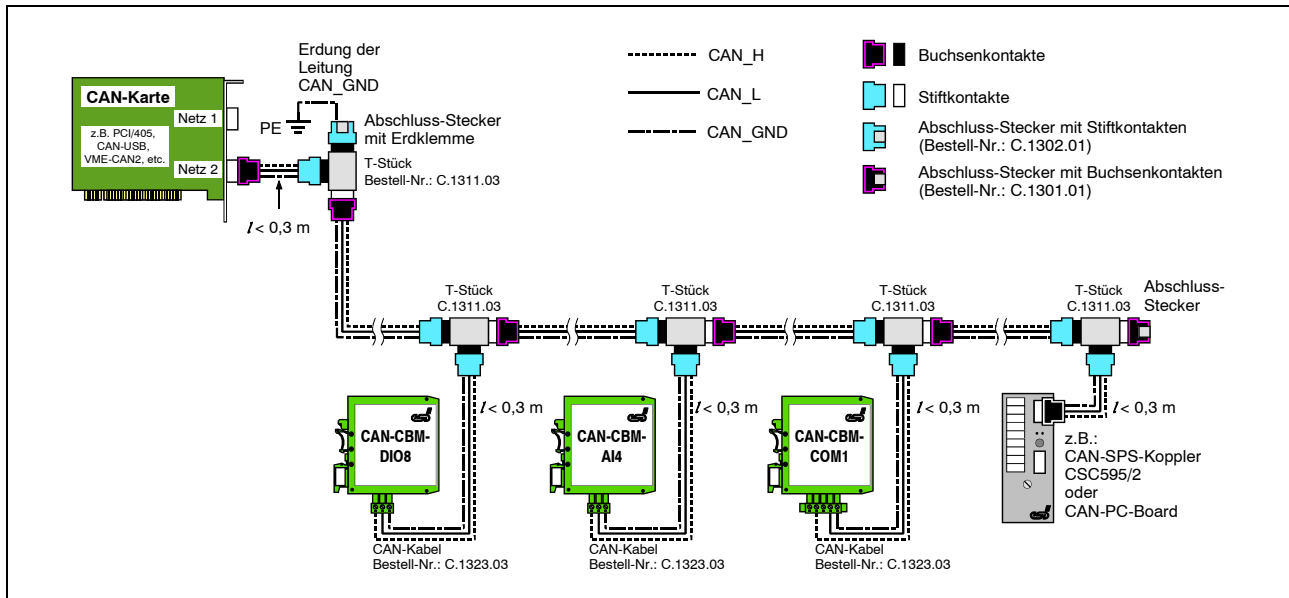


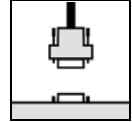
Abb.: Beispiel für korrekte Verdrahtung (bei Verwendung einfach abgeschirmter Leitungen)

Abschlußwiderstand

- externen Abschlußstecker verwenden, weil dieser später leichter auffindbar ist!
- 9-polige DSUB-Abschlußstecker mit Stift- oder Buchsenkontakten und Erdungsklemme sind als Zubehör erhältlich

Erdung

- CAN_GND muß in der CAN-Leitung mitgeführt werden, weil die einzelnen esd-Module galvanisch voneinander getrennt sind!
- CAN_GND muß an **exakt einem** Punkt im Netz mit dem Erdpotential (PE) verbunden werden!
- jeder CAN-Teilnehmer ohne galvanisch getrenntes Interface wirkt wie eine Erdung, darum: maximal einen Teilnehmer ohne Potentialtrennung anschließen!
- Erdung kann z.B. an einem Abschlußstecker vorgenommen werden

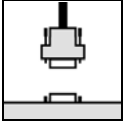


Leitungslänge

- Optokoppler verzögern die CAN-Signale. Durch den Einsatz schneller Optokoppler und den Test jedes Boards bei 1 MBit/s kann esd jedoch eine erreichbare Länge von 37 m bei 1 MBit/s garantieren. Voraussetzung hierfür ist ein abgeschlossenes Netz ohne Impedanzstörungen, wie z.B. längere Stichleitungen. (Ausnahme: CAN-CBM-DIO8, -AI4, und -AO4 hier nur 10 m bei 1 MBit/s.)

Bit-Rate [kBit/s]	typische Werte der erreichbaren Lei- tungslänge mit esd- Interface l_{\max} [m]	CiA-Empfehlungen (07/95) für erreichbare Leitungslängen l_{\min} [m]
1000	37	25
800	59	50
666.6	80	-
500	130	100
333.3	180	-
250	270	250
166	420	-
125	570	500
100	710	650
66.6	1000	-
50	1400	1000
33.3	2000	-
20	3600	2500
12.5	5400	-
10	7300	5000

Tabelle: Erreichbare Leitungslängen in Abhängigkeit von der Bitrate beim Einsatz von esd-CAN-Interfaces



Beispiele für CAN-Bus Leitungstypen

Hersteller	Leitungstyp
U.I. LAPP GmbH Schulze-Delitzsch-Straße 25 70565 Stuttgart www.lappkabel.de	z.B. UNITRONIC ®-BUS CAN UL/CSA (UL/CSA approved) UNITRONIC ®-BUS-FD P CAN UL/CSA (UL/CSA approved)
ConCab GmbH Äußerer Eichwald 74535 Mainhardt www.concab.de	z. B. BUS-PVC-C (1 x 2 x 0,22 mm²) Best.-Nr.: 93 022 016 (UL appr.) BUS-Schleppflex-PUR-C (1 x 2 x 0,25 mm²) Best.-Nr.: 94 025 016 (UL appr.)
SAB Bröckskes GmbH&Co. KG Grefrather Straße 204-212b 41749 Viersen www.sab-brockskes.de	z.B. SABIX® CB 620 (1 x 2 x 0,25 mm²) Best.-Nr.: 56202251 CB 627 (1 x 2 x 0,25 mm²) Best.-Nr.: 06272251 (UL appr.)

Hinweis: Fertig konfektionierte Leitungen in diversen Längen können bei **esd** bezogen werden.